

修士論文

FDTD解析における
Sパラメータ適用法に関する研究

A Study on FDTD Analysis based on S-Parameter

指導教官 新井 宏之 教授

平成18年2月7日提出

横浜国立大学 大学院 工学府 物理情報工学専攻
電気電子ネットワークコース

04GD168 日比野 崇

要約

小型軽量，低伝送損失などの利点からアンテナとアクティブ素子を一体化したアクティブアンテナの検討が行われているが，不要放射やカップリングなどの影響が解析を困難にしている．これらの問題を考慮することが容易な電磁界解析手法としてFDTD法があるが，実際，任意のアクティブ素子，非線形素子をFDTD法に取り込むことは容易ではないため，アクティブ素子のモデル化は限定的に適用されるにとどまっている．このように，等価回路の生成が容易でない素子やブラックボックス化された素子を含んだ回路に対しての電磁界解析が困難であるという問題点を解決するため，近年，そのような素子に対して，Sパラメータを用いたモデル化を行うことにより解析を可能にする方法が提案されてきている．

そこで，本報告では，Sパラメータにより表現された素子をFDTD解析に実装する手法について説明し，Sパラメータ生成の際に必要な補間法の検討を行った．データの補間において，既知データの最大周波数以上のデータを外挿により生成するが，この精度が解析精度に直接大きく関係していることが確認できた．次に，実装における解析誤差低減法として，Sパラメータ実装部への入射波の吸収方法の改善による不要反射波の抑制，終端抵抗の実装方法について検討した．この検討により，終端抵抗実装に集中定数型を用いた場合，セルの分割による誤差のために特性インピーダンスの値からわずかにずれた終端抵抗値を補正すること，実装部のビアの端を除くことで不要反射波を低減できることを確認した．また，Sパラメータ実装部における入射波計算の際の離散時間のずれによる誤差が解析に及ぼす影響についても検討した．この離散時間のずれを補正することで不安定な解析を抑制することができた．また，電圧源法を用いることにより，離散時間のずれをなくし，不安定な解析を抑制することができると確認した．

最後に，様々な構造においてSパラメータ実装によるFDTD解析を行い，一般の回路シミュレータでの解析結果，及び，実験結果と比較し本手法の有効性を確認した．カップリングの影響が大きい構造においては，電磁界解析を必要とするため，FDTD解析による結果の方が回路シミュレータによる解析結果より実験結果と一致することが確認できた．

今後の本手法における課題は，補間において外挿によりデータを推定しなければならないこと，終端抵抗値の微調整法を明らかにすること，実装による誤差を低減することが挙げられる．

目次

第1章	序論	1
1.1	FDTD法	1
1.2	受動・能動素子のFDTD解析の現状	3
第2章	Sパラメータ実装方法	5
2.1	FDTD解析におけるSパラメータ実装のモデル化	5
2.2	FDTD解析に適用のためのSパラメータ補間法	10
2.2.1	代表的な補間法	10
2.2.2	種々の補間法における精度の比較～内挿～	11
2.2.3	既知データ数による精度の劣化～内挿～	13
2.2.4	種々の補間法における精度の比較～外挿～	15
2.2.5	既知データ数による精度の劣化～外挿～	18
2.2.6	まとめと本検討における課題	19
2.3	実装における誤差検討	21
2.3.1	終端抵抗実装法による不要反射波への影響	21
2.3.2	終端抵抗値微調整による不要反射波への影響	24
2.3.3	Sパラメータ実装部のビアの本数による不要反射波への影響	26
2.3.4	実装部での入射波計算の際の離散時間のずれが及ぼす影響	30
2.3.5	まとめと本検討における課題	31
第3章	Sパラメータ実装を用いたFDTD解析	32
3.1	50ΩMSLに設置された素子のSパラメータ実装	32
3.1.1	Sパラメータのデータ取得方法	33
3.1.2	集中定数素子	34
3.1.3	可変容量ダイオード	37
3.1.4	集中定数素子の複数実装	39
3.2	種々の構造におけるSパラメータ実装	41
3.2.1	スタブ付き50ΩMSLにおける集中定数素子	41

3.2.2	LPF	42
3.2.3	周波数可变 BPF	44
第 4 章	結論	49
	謝辞	50
	参考文献	51
	発表文献	53

第 1 章

序論

1.1 FDTD 法

アンテナの解析法にはモーメント法や有限要素法などが挙げられるが，近年，特に注目されている手法が有限差分時間領域 (FDTD : Finite Difference Time Domain) 法である [1],[2] . FDTD 法は，マクスウェルの方程式を時間と空間で差分化し，解析空間の電磁界をリープフロッグアルゴリズムを用いて時間的に更新して出力点の時間応答を得る方法であり，過渡解あるいは周波数応答を直接求めることができる．このリープフロッグアルゴリズムとは，電界節点と磁界節点が時間的にも空間的にも半ステップ分ずれた差分化となっており，電界と磁界を交互に計算するというアルゴリズムである．時間領域の差分法では，一般的に波の伝搬と共に波の振幅が減衰する現象が現れるが，このアルゴリズムの大きな特徴として，その現象が現れず，エネルギーが保存されることが挙げられる．

モーメント法は，マクスウェルの方程式から目的とする構造に対する積分方程式を導出し周波数領域で数値的に解く方法である．線上導体でできた比較的単純な形状のものの解析を得意としているが，対象物の構造に制約があり，FDTD 法に比べプログラムが複雑である．モーメント法のように，周波数領域における各種の電磁界解析法は，解析構造ごとに積分方程式の定式化を行なう必要があるため，一回の解析で一つの周波数特性しか得られないという欠点もある．

有限要素法は，解析の対象となる物体を，三角形や四角形あるいは六面体などの「要素」に分割して計算する方法である．使用する変分表現の形によっては，解析対象が波長より大きいときに共振解が発生し，正しい解が得られないという欠点がある．FDTD 法を有限要素法と比べると，周波数応答が求めやすい，メモリの利用効率が良い等の利点があり，特に 3 次元の電磁界の解析に有効である．また，有限要素法が 2 階の偏微分を扱うのに対し，FDTD 法では 1 階偏微分により計算を行う．

このように，FDTD 法はアルゴリズムが簡単であること，優れた精度を持つこと，複雑な

物質の解析や材料定数の異なる物質の解析にも適していることなどが知られており、特に、誘電体の解析でも誘電率やタイムステップ数などの定数を変えるだけで良く、比較的簡単に解析ができる。アンテナの解析法としては解析時間がかかるという欠点を持つが、計算機の進化に伴い、近年かなり注目されている方法であり、実際に数多くの研究が報告されている。

1.2 受動・能動素子のFDTD解析の現状

近年の研究では，小型軽量，低伝送損失などの利点からアンテナとアクティブ素子を一体化したアクティブアンテナの検討が行われているが，不要放射やカップリングなどの影響が解析を困難にしている．これらの問題を考慮することが容易な解析方法としてFDTD法があるが，実際，任意のアクティブ素子，非線形素子をFDTD法に取り込むことは容易ではないため，アクティブ素子のモデル化は限定的に適用されるにとどまっている．

現在までに，アクティブ素子を含めたFDTD法として，アクティブ回路をサブグリッドで扱う方法 [3]，アクティブ回路の部分を回路シミュレータで解析し，電磁界解析と回路解析を結合させた方法 [4] 等が検討されてきている．

文献 [3] では，回路素子をサブグリッドでモデル化することで，アクティブ素子，非線形素子などを含む様々な素子を伴った複雑な回路の設計，解析が可能となった．しかしながら，この手法では，正確な等価回路モデルが必要であり，さらにその素子定数も既知である必要があるため，利用範囲が制限されてしまっている．

文献 [4] では，FDTD解析とSPICE(Simulation Program with Integrated Circuit Emphasis)解析を組み合わせることにより，回路素子やマイクロストリップ線路で構成される複雑な回路の解析を容易にしている．複雑な回路素子部の計算はSPICE解析で計算し，それをFDTD解析に取り込んで計算することにより回路全体の解析を行っている．この手法では，アクティブ素子や非線形素子を含んだ複雑な回路の解析が可能となるが，やはり，正確な等価回路モデル，その素子定数が既知であるもののみに適応可能であるという課題が挙げられる．

また，文献 [5] のように，複雑な回路の解析において，線形な部分とアクティブ素子のような複雑な部分に分け，前者はTDCM(Time-Domain Characteristic Models)法，後者は等価回路法を用いることで，計算速度向上を図ったものもある．TDCM法で計算したものを回路シミュレータに取り込んで解析することにより，計算速度の向上が期待できる．しかしながら，この手法でも，正確な等価回路モデル，その素子定数が既知であるもののみに適応可能であり，カップリング，不要放射等の影響は解析できないという欠点があげられる．

このように，等価回路の生成が容易でない素子を含んだ複雑な回路に対しての解析が困難であるため，入出力特性のみ既知であるブラックボックス化された素子の解析を可能にする方法が提案されている [6],[7],[8]．

特に，文献 [8] では，入射電圧により特性の変化する，等価回路がわからないアクティブ素子を電磁界解析に組み込むことを目的とし，

- (a) Sパラメータを用いて電磁界解析へアクティブ素子を取り入れる方法．
- (b) その手段として，入射波の求め方，各ポートで発生する反射波，透過波のモデル化方法．
- (c) アクティブ素子の非線形動作に対応するため，入射波のレベルに合わせて，あらかじめ

測定した S パラメータを選択する方法 .

を提案している . この手法により , 等価回路が未知である素子や , ブラックボックス化された素子を含んだ回路のカップリングや不要放射等の解析を考慮した電磁界解析が可能となる .

そこで , 本報告では , S パラメータにより表現された素子を FDTD 解析に実装し , 文献 [8] では明らかにされていない S パラメータ実装方法による特性の違いを検討することで精度の向上を図った . S パラメータ実装を用いた FDTD 解析実現のために , 種々の手法による精度の違いを明らかにし , 実現に向けた課題を明らかにすることが本研究の目的である .

2 章では , S パラメータの実装方法について述べ , データ生成に要求される補間法について検討した . 実装における解析誤差の低減法として , S パラメータ実装部への入射波の吸収方法の改善による不要反射波の抑制を行い , 終端抵抗の実装方法を検討した . また , S パラメータ実装における離散時間のずれによる誤差が解析に及ぼす影響についても検討した .

3 章では , 種々の構造において S パラメータ実装による FDTD 解析を行い , 一般の回路シミュレータでの解析結果 , 及び , 実験結果と比較することにより本実装法の有効性を示した .

最後に , 4 章で結論を述べる .

第 2 章

Sパラメータ実装方法

本章では，FDTD 解析において S パラメータ実装のモデル化の手法について述べ，実現に向けての課題を明らかにした．はじめに，S パラメータによる素子のデータを生成する際に要求される補間法について検討した．次に，解析誤差の低減法として，S パラメータ実装部への入射波の吸収方法の改善を行い，終端抵抗の実装方法について検討した．また，解析において不安定になることがあるため，この原因について検討した．

2.1 FDTD 解析における S パラメータ実装のモデル化

図 2.1 は S パラメータ実装モデルを示す．S パラメータで表現された素子を特性インピーダンス Z_0 のマイクロストリップ線路 (MSL : Microstrip Line) のギャップ部に接続する構造である． V_{1in} , V_{2in} は S パラメータ実装部への入射電圧， V_{11} , V_{22} は実装部における反射電圧， V_{21} , V_{12} は透過電圧， V_{1view} , V_{2view} は実装部における観測電圧である． R は終端抵抗で MSL の特性インピーダンス (Z_0) と同値であり，実装部への入射電圧を吸収するために用いている．

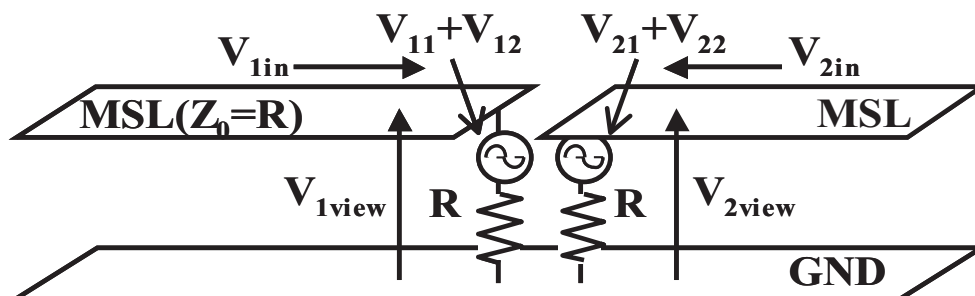


図 2.1: Sパラメータ実装モデル

はじめに，実装する素子の S パラメータを FDTD 解析に適用可能なデータに変換する手法について述べる．FDTD 解析に実装する素子の S パラメータ (S_t) は時間領域で表現される必要があるため，一般的に周波数領域で表されている S パラメータ (S_f) を式 (2.1) を用いて逆フーリエ変換しなければならない．

$$S_t(k) = \frac{1}{N} \sum_{i=0}^{N-1} S_f(i) e^{j \frac{2\pi i k}{N}} \quad (2.1)$$

このとき，FDTD 解析における離散時間 (Δt) に注意をして変換する必要がある．この離散時間 (Δt) は，式 (2.2) の Courant 安定条件を満足するように選ばれる．

$$\Delta t \leq \frac{1}{c \cdot \sqrt{\left(\frac{1}{\Delta x}\right)^2 + \left(\frac{1}{\Delta y}\right)^2 + \left(\frac{1}{\Delta z}\right)^2}} \quad (2.2)$$

ここで， c は光速， Δx ， Δy ， Δz は空間離散間隔を示す．しかし，式 (2.3) を用いて，FDTD 解析における離散時間 (Δt) から計算された逆フーリエ変換に必要なデータの最大周波数 (f_{max}) は数百 GHz と非常に大きく，測定されたデータの最大周波数より大きいことが多いため実験等により測定された S パラメータを補間しデータを生成する必要がある．例えば，FDTD 解析パラメータが $\Delta t=1.0$ [ps]，計算回数 20,000 回で解析する場合，式 (2.3)，式 (2.4) より，必要な解析したい素子の S パラメータは $f=0 \sim 500$ [GHz]， $\Delta f=50$ [MHz] であるが，多くの場合，周波数範囲が $f=0 \sim 500$ [GHz] の測定データ等の S パラメータを用意することは困難である．

$$\Delta t = \frac{1}{2 \cdot f_{max}} \quad (2.3)$$

$$\Delta f = \frac{1}{T} \quad (2.4)$$

このような場合，補間を行うことにより，FDTD 解析に適用可能な S パラメータを生成する必要がある．補間手法の詳細については次節で述べることとする．

次に，逆フーリエ変換により時間領域で表された S パラメータを FDTD 解析へモデリングする方法について述べる．式 (2.5) に示すように，S パラメータ実装部ポート 1 における入射電圧 (V_{1in}) と時間領域の S パラメータとの畳み込み積分を行うことで，ポート 1 における反射電圧 (V_{11})，ポート 1 からポート 2 への透過電圧 (V_{21}) を求める．

$$\begin{aligned} V_{i1}[n] &= S_{i1}[n] * V_{1in}[n] \quad (i = 1, 2) \\ &= \sum_{k=1}^n S_{i1}[n - k + 1] V_{1in}[k] \end{aligned} \quad (2.5)$$

ここで，式(2.6)に示すように，入射電圧 (V_{1in}) は 1 離散時間前のポート 1 における観測電圧 (V_{1view}) と V_{11} ， V_{12} で近似することとする．

$$V_{1in}[n] \simeq V_{1view}[n-1] - V_{11}[n-1] - V_{12}[n-1] \quad (2.6)$$

以下のように，ポート 2 側でも同様に， V_{12} ， V_{22} についても求める．

$$\begin{aligned} V_{i2}[n] &= S_{i2}[n] * V_{2in}[n] \quad (i = 1, 2) \\ &= \sum_{k=1}^n S_{i2}[n-k+1]V_{2in}[k] \end{aligned} \quad (2.7)$$

$$V_{2in}[n] \simeq V_{2view}[n-1] - V_{21}[n-1] - V_{22}[n-1] \quad (2.8)$$

求めた電圧源をそれぞれのポートに励振し，入射波を吸収するために入力ポートは 50Ω の抵抗で終端する．抵抗の終端方法は，図 2.2 に示すように，セルの一辺に挿入した抵抗をグランドプレーンと MSL 間に直列に接続し，直列に接続した抵抗をストリップ線路の幅方向に並列に挿入して終端する方法である．各セルに挿入されている抵抗をすべて合成した抵抗値が MSL の特性インピーダンス (Z_0) と同値になるように設計する．

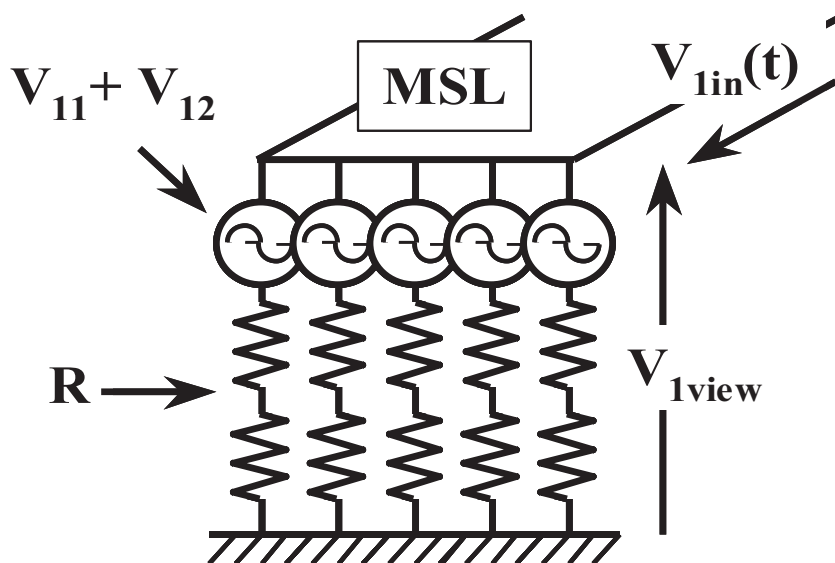


図 2.2: S パラメータ接続部のモデル

本実装法において、入射波を吸収するために入力ポートを抵抗値 R の抵抗で終端したが、図 2.3 に示すように入射波は完全には吸収されず、不要反射波が生じていることが観測された。この不要反射波が S パラメータ実装部における解析誤差となり、S パラメータ実装による FDTD 解析の解析精度を劣化させる要因となっている。そのため、この不要反射波を減らし、解析精度を向上させることが課題として挙げられる。不要反射波低減のための終端抵抗実装の改善方法についての詳細は、次々節で述べることとする。

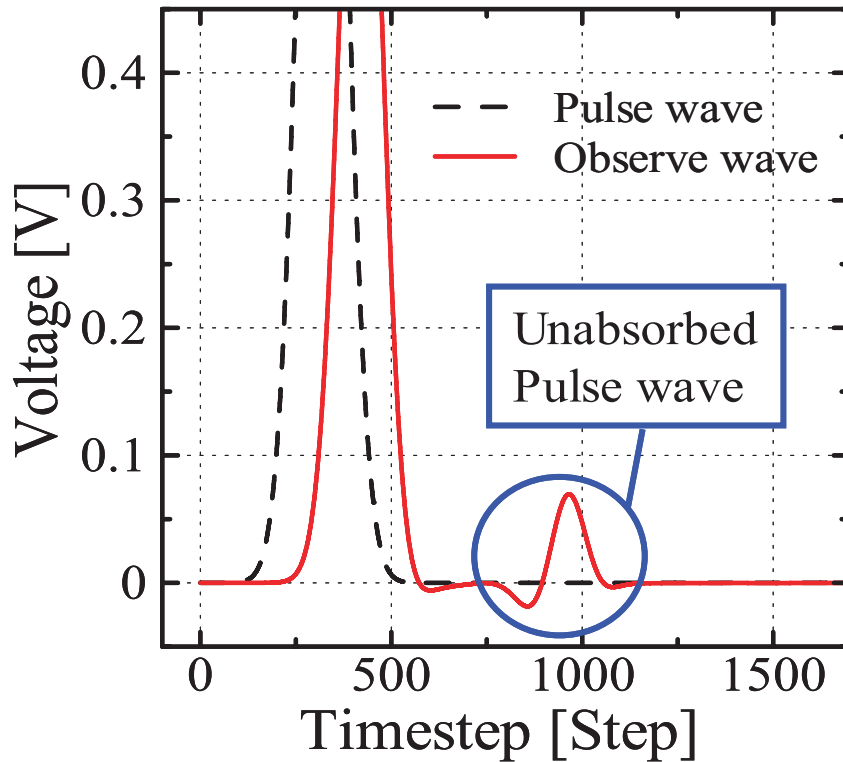


図 2.3: 吸収しきれしていない入射波

本節の最後に、S パラメータ実装における FDTD 解析のフローチャートを示す (図 2.4)。図中の Extended part が、S パラメータ実装における計算の流れを示したものであり、既存の FDTD 解析に拡張された部分である。

FDTD

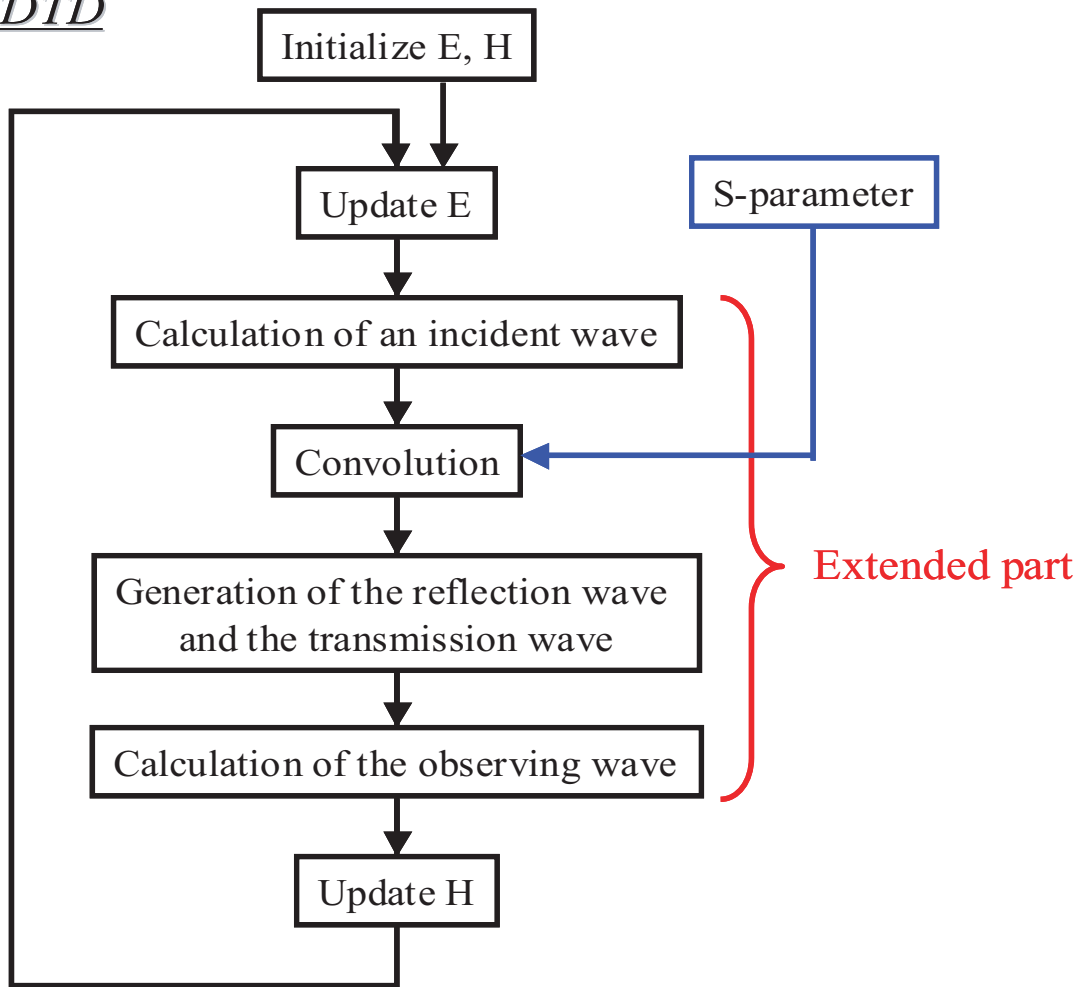


図 2.4: Sパラメータ実装のフローチャート

2.2 FDTD 解析に適用のための S パラメータ補間法

前節で述べたように，FDTD 解析における離散時間 (Δt) から計算された逆フーリエ変換に必要なデータの最大周波数 (f_{max}) は数百 GHz と非常に大きく，測定されたデータの最大周波数より大きいことが多いためデータの補間をする必要がある．本節では，表 2.1 のように補間が必要な解析条件を例とし，補間法について検討する．

まずはじめに，代表的な補間法について各補間法の利点・欠点について述べる．次に，表 2.1 の例において，0～10[GHz] の周波数範囲である内挿部分の補間について検討し，その後，10～500[GHz] の周波数範囲である外挿部分の補間について検討する．

表 2.1: 補間が必要な一例

測定データ	→	補間後データ	→	時間領域データ
$f=0 \sim 10$ [GHz] $\Delta f = 200$ [MHz] $N = 50$ [Steps]	補間	$f=0 \sim 500$ [GHz] $\Delta f = 50$ [MHz] $N = 20000$ [Steps]	iDFT	$\Delta t = 1.0$ [ps] $N = 20000$ [Steps] $T = 20000$ [ps]

2.2.1 代表的な補間法

ここでは，代表的な補間法について簡単に説明する．

(a) 最近傍補間

内挿する点の最も近くにある既存のデータを使用する単純な補間法である．処理速度が高速であるがデータによっては補間精度が低いという欠点がある．

(b) 線形補間

データを 1 次関数で近似する補間法である．最近傍補間に比べ補間精度が高く利用頻度の高い補間法である．

(c) ラグランジュ多項式補間

データを高次関数で近似する補間法である．データ点が $N+1$ 個であれば，これらすべての点を通る N 次関数を求めることで補間を行う．ただし，データの点数が増えれば，補間の関数が振動するなどして誤差が大きくなってしまうため利用が困難となる．そこで，補間する領域を区切り，その近傍の値を使い低次の多項式で近似する手法がある．これを区分的多項式補間と呼ぶ．この手法を用いると，境界でその導関数が不連続になる可能性があるため，導関数が連続になるように近似する手法が次に述べるエルミート補間，スプライン補間である．

(d) エルミート補間

データを補間する領域で区切り，多項式等により近似する補間法である．3次の多項式を用いる場合が多い．節点では1階微分まで(関数値自体、1階微分)が連続である．

(e) スプライン補間

データを補間する領域で区切り，多項式等により近似する補間法である．エルミート補間と同様に，3次の多項式を用いる場合が多く，連続性，滑らかさに優れ，節点では2階微分まで(関数値自体、1階微分、2階微分)が連続である．

今回は，計算時間，メモリについては考慮せず，精度がもっともよいものを適用するため，区分的線形補間，3次エルミート補間，3次スプライン補間に関しての比較検討を行う．一般に，スプライン補間はデータが平滑化関数の値の場合より正確であるといわれ，エルミート補間はデータが平滑化されていない場合，オーバーシュートせず，振動しないという利点があるといわれている．この点について，実際にSパラメータのデータにそれぞれの補間法を適用し精度を確認する．

2.2.2 種々の補間法における精度の比較～内挿～

表 2.1 で示される例では，0～10[GHz]の周波数範囲で必要とされるデータの周波数間隔(Δf)は50[MHz]であるが，測定データの Δf は200[MHz]である．そこで，データを4倍に内挿する必要がある．その補間法として，区分的線形補間，3次エルミート補間，3次スプライン補間を用い精度の比較を行う．評価方法は，あらかじめ真のデータ($\Delta f=50$ [MHz])を用意しておき，そのデータと補間後のデータとの各周波数での値の差をとり標準偏差を求めることとする．標準偏差がより小さくなっているものが精度のよい補間法であるといえる．

図 2.5 にそれぞれの補間法を用いた場合のSパラメータ(S11)を示す．図中のreal dataは真のデータを表しており，この場合，本来データ数は200点であるが，グラフの表示の都合上，データ点を $\Delta f=500$ [MHz]間隔で20点に省略してある．

それぞれの補間後データと真のデータの差をとることにより求めた誤差を図 2.6 に示す．

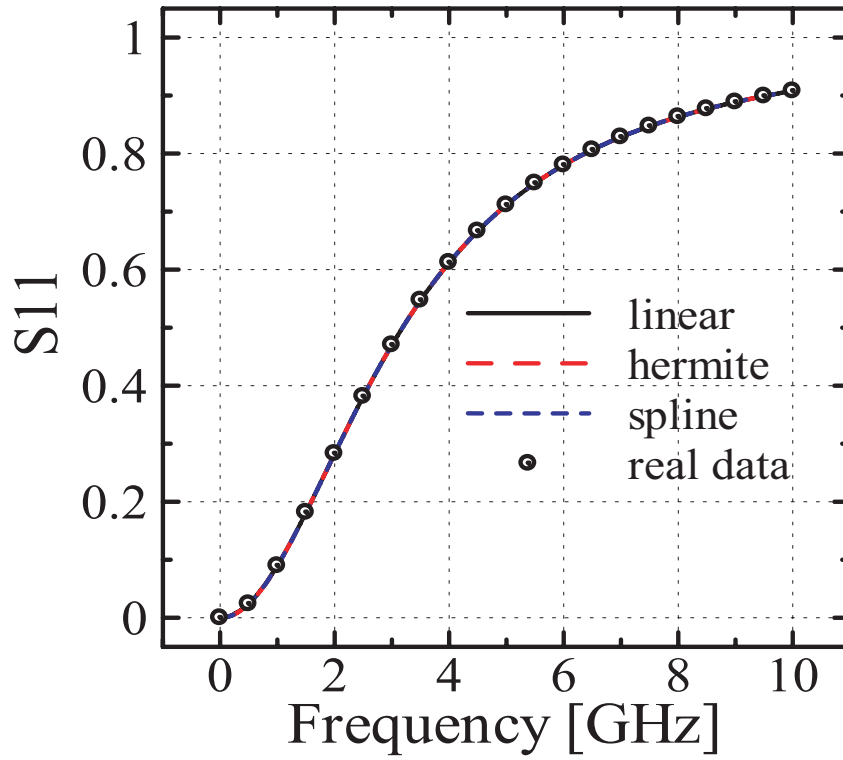


図 2.5: 真のデータと補間後データ

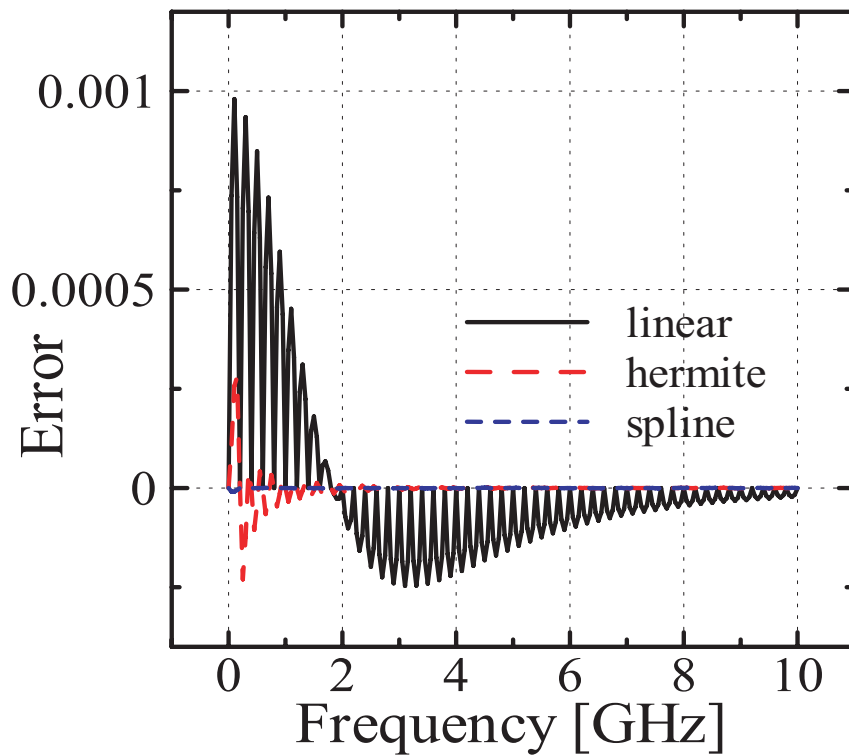


図 2.6: 真のデータと補間後データとの誤差

表 2.2: 種々の内挿法における標準偏差

	区分的線形補間	エルミート補間	スプライン補間
標準偏差	2.19×10^{-4}	3.55×10^{-5}	1.09×10^{-6}

また、表 2.2 はそれぞれの補間後のデータと真のデータとの標準偏差を求めたものである。これにより、内挿においては 3 次スプライン補間の精度が最もよいことがいえた。しかしながら、この程度の内挿ではどの補間法を用いても誤差は大きくならないことも確認できた。

2.2.3 既知データ数による精度の劣化～内挿～

前小節では、既知であるデータは $f=0 \sim 10$ [GHz] の周波数範囲において $\Delta f = 200$ [MHz] の 50 点であるとしたが、この既知データ数がどのくらい必要であるかをここでは検討する。今回比較した既知データは以下の様である。

表 2.3: 比較する既知データ (0～10GHz)

	必要データ	data 1	data 2	data 3
データ数	200 点	10 点	20 点	50 点
Δf [MHz]	50	1000	500	200

また、用いた補間法は、内挿において最も精度の良かった 3 次スプライン補間である。評価方法は、2.2.2 小節と同様に、真のデータと補間後のデータの各周波数での値の差をとり標準偏差を求めることとする。

図 2.7 にそれぞれの既知データを用いた場合の S パラメータ (S11) を示す。図中の real data は真のデータを表しており、この場合、本来データ数は 200 点であるが、グラフの表示の都合上、データ点を $\Delta f=500$ [MHz] 間隔で 20 点に省略してある。

それぞれの補間後データと真のデータの差をとることにより求めた誤差を図 2.8 に示す。

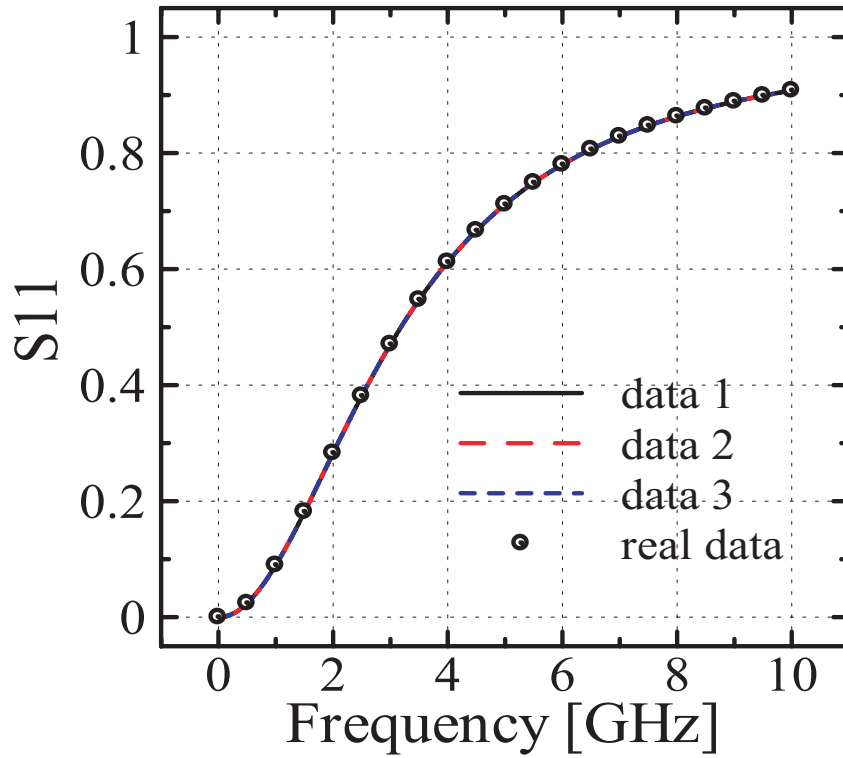


図 2.7: 既知データ数による補間精度の違い

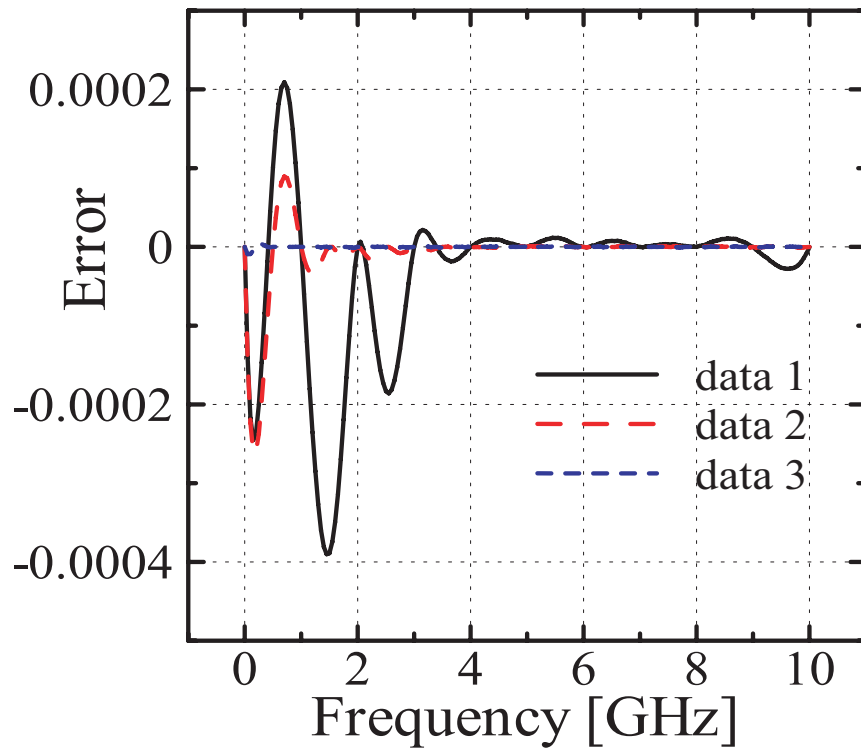


図 2.8: 既知データ数の違いによる補間誤差

表 2.4: 既知データ数の違いによる標準偏差の比較

	data 1($\Delta f=1000$ [MHz])	data 2($\Delta f=500$ [MHz])	data 3($\Delta f=200$ [MHz])
標準偏差	1.05×10^{-4}	4.35×10^{-5}	1.09×10^{-6}

また，表 2.4 はそれぞれの補間法と真のデータとの標準偏差を求めたものである．既知データが多い方が精度がよいということは明らかであるが，内挿において 3 次スプライン補間を用いた場合，data 1 のように 20 倍程度の補間をおこなってもある程度の精度が保てることを確認できた．しかしながら，これ以上少ない既知データ点での内挿は誤差が大きくなるため，精度の劣化が大きくなることが予想できる．

2.2.4 種々の補間法における精度の比較～外挿～

表 2.1 で示される例では，10～500[GHz] の周波数範囲でデータが必要であるため，測定データより大きな周波数範囲のデータを外挿により求めなければならない．その補間法として，区分的線形補間，3 次エルミート補間，3 次スプライン補間を用いた場合の精度の比較を行う．評価方法は，内挿の場合と同様に，あらかじめ真のデータ（周波数範囲 0～500[GHz]， $\Delta f=50$ [MHz]）を用意しておき，そのデータと補間後のデータとの各周波数での値の差をとり標準偏差を求めることとする．

はじめに，周波数軸を対数表現にし，大まかな外挿を行った後に，補間をすることでより精度の良いデータ生成を実現する（図 2.9）．また，最大周波数 (f_{max}) での S パラメータの値をあらかじめ推定し設定しておくことで外挿を可能にしている．今回は，S11 は 1，S21 は 0 に漸近するデータであったのでそのように設定した．この手法の欠点は既知データの最大周波数以上のデータを推定しなければならないことにある．誤った推定をしてしまうと正しい解析結果は得られない．ここでは，より精度の良い解析を行うためにどのように外挿するかを検討する．

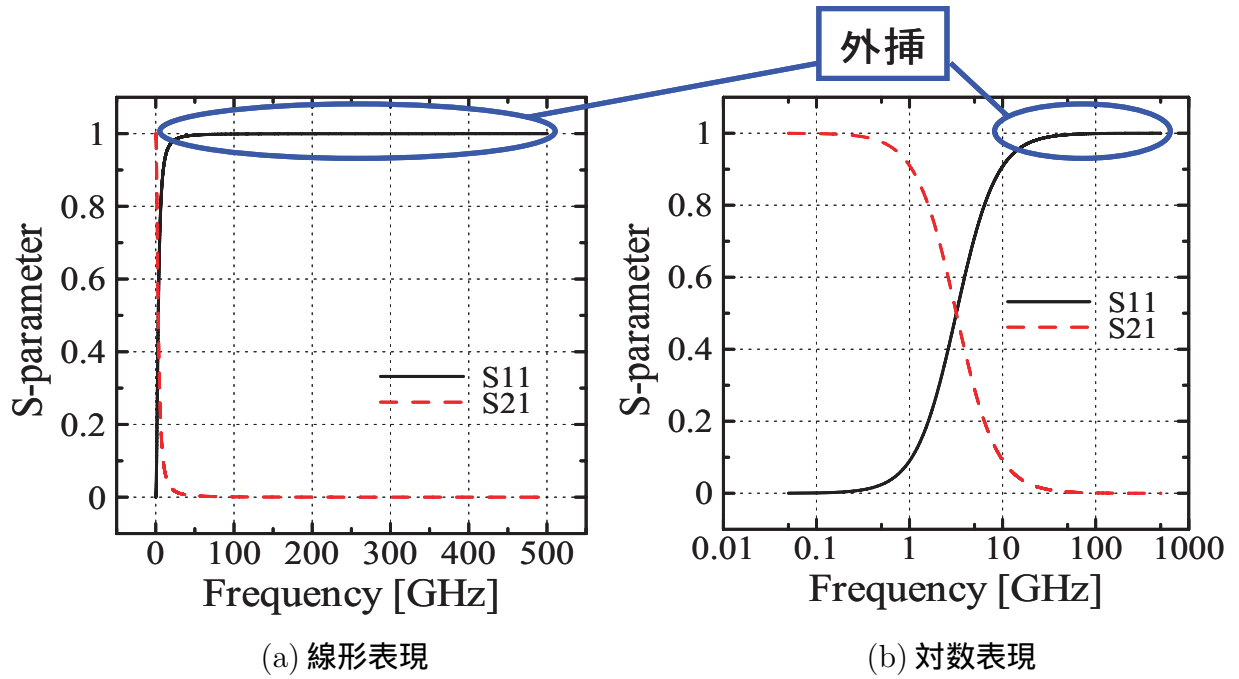


図 2.9: 周波数軸の対数表現

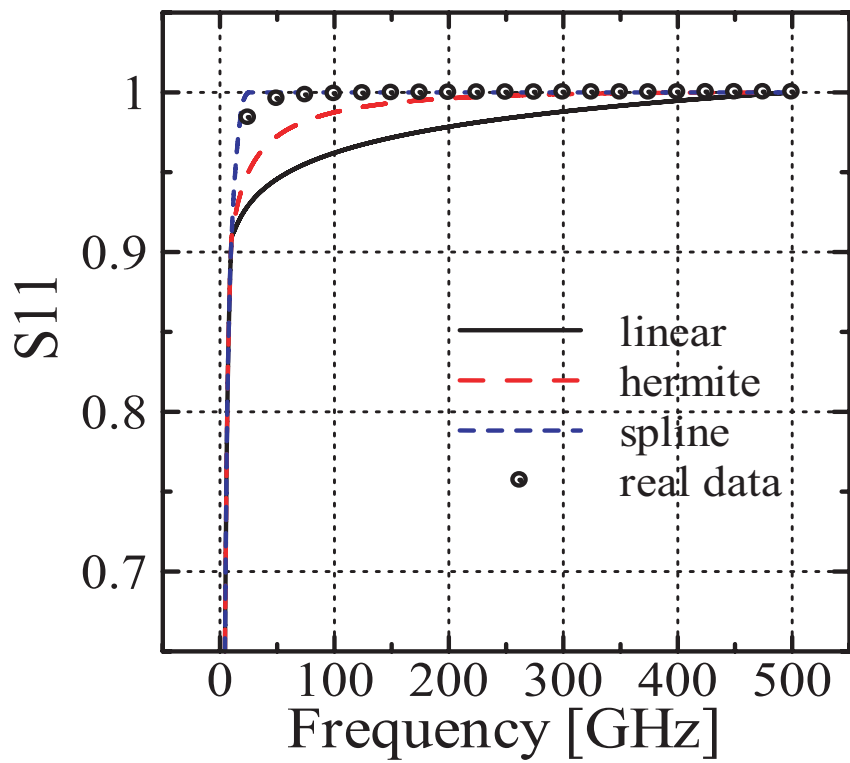


図 2.10: 真のデータと補間後データ

図 2.10 にそれぞれの補間を用いた場合の S パラメータ (S11) のデータを示す。図中の real data は真のデータを表しており、この場合、本来データ数は 20,000 点であるが、グラフの表示の都合上、データ点を $\Delta f=1.25[\text{GHz}]$ 間隔で 400 点に省略してある。

図 2.11 の誤差とはそれぞれの補間データと真のデータの差をとることにより求めている。

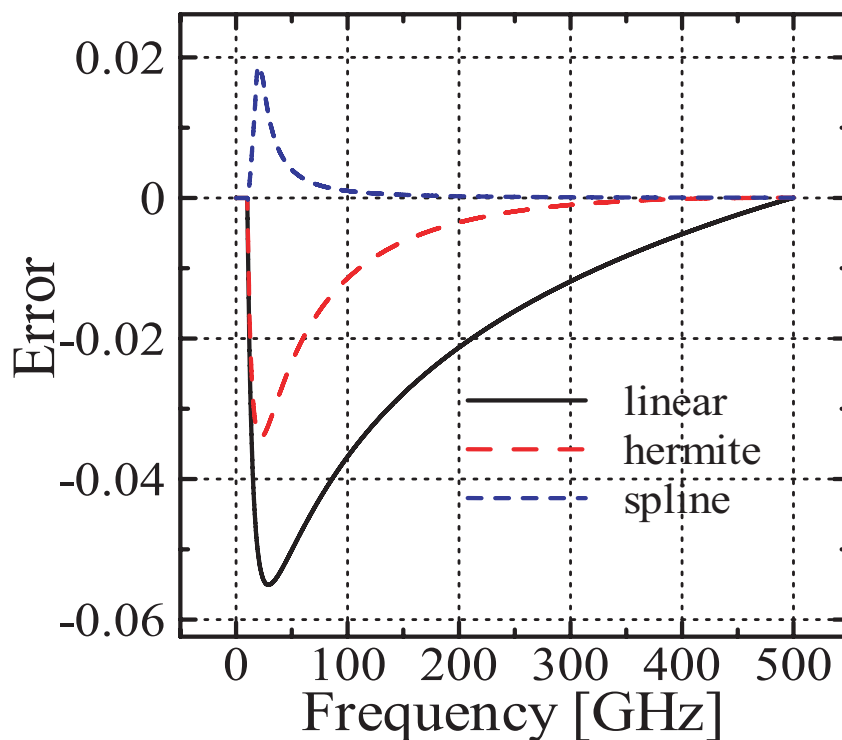


図 2.11: 真のデータと補間後データとの誤差

表 2.5: 種々の外挿法における標準偏差

	区分的線形補間	エルミート補間	スプライン補間
標準偏差	0.0249	0.0103	0.0031

また、表 2.5 はそれぞれの補間法と真のデータとの標準偏差を求めたものである。これにより、外挿においても 3 次スプライン補間の精度が最もよいことが確認できた。しかしながら、今回のデータでは高周波領域では平滑化関数に近いためスプライン補間を用いた場合はオーバーシュートが見られた。そのため、閾値を設ける等の補正をおこなう、もしくは、平滑化関数の部分ではスプライン補間ではなくエルミート補間を用いるといった修正をすることにより、誤差の低減を図ることが必要である。本検討では、平滑化関数の部分ではエルミート補間を用いることでオーバーシュートを防ぎ、誤差を抑制した。

2.2.5 既知データ数による精度の劣化～外挿～

前小節では，既知であるデータは $f=0 \sim 10$ [GHz] の周波数範囲であるとしたが，本小節では，どのくらいの周波数範囲の既知データ数が必要であるかについて検討する．今回比較した既知データは以下の様である．

表 2.6: 比較する既知データ

	必要データ	data 1	data 2	data 3
f_{max} [GHz]	500	5	10	20

また，用いた補間は，外挿において最も精度の良かった 3 次スプライン補間である．評価方法は，2.2.2 小節と同様に，真のデータと補間後のデータの各周波数での値の差をとり標準偏差を求めることとする．

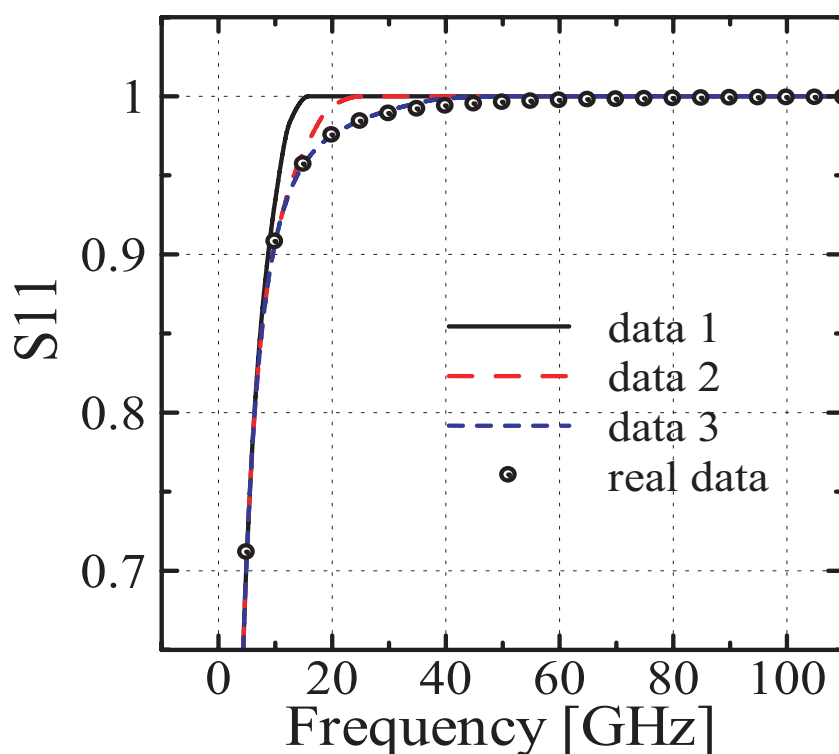


図 2.12: 既知データ数による補間精度の違い

図 2.10 にそれぞれの既知データを用いた場合の S パラメータ (S11) を示す．図中の real data は真のデータを表しており，この場合，本来データ数は 200 点であるが，グラフの表示の都合上，データ点を $\Delta f=500$ [MHz] 間隔で 20 点に省略してある．

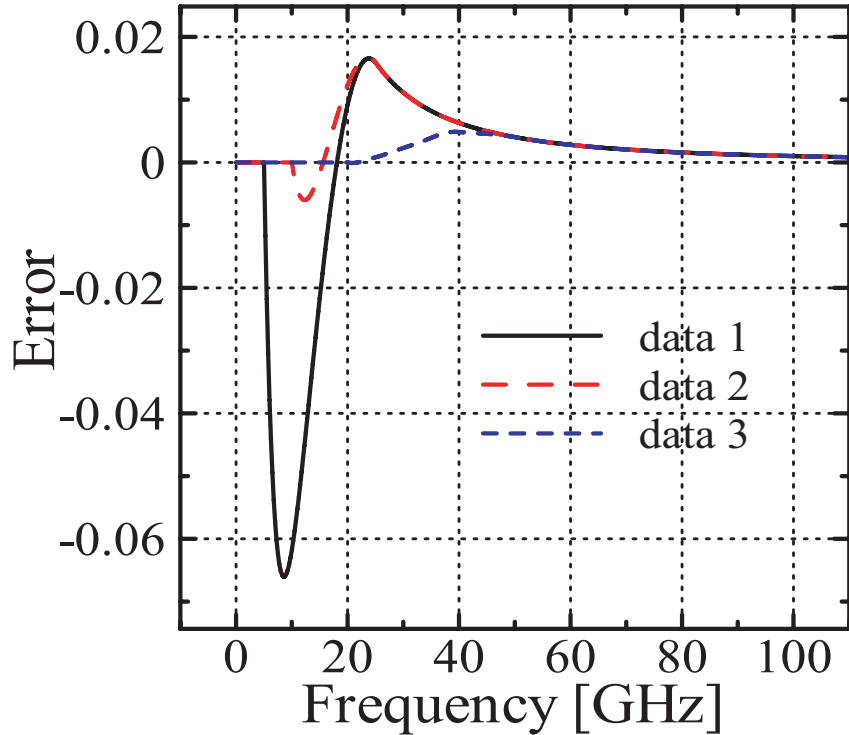


図 2.13: 既知データ数の違いによる補間誤差

図 2.13 の誤差とはそれぞれの補間データと真のデータの差をとることにより求めている。

表 2.7: 既知データ数の違いによる標準偏差の比較

	data 1($f_{max}=5$ [GHz])	data 2($f_{max}=10$ [GHz])	data 3($f_{max}=20$ [GHz])
標準偏差	0.0076	0.0031	0.0011

また，表 2.7 はそれぞれの補間法と真のデータとの標準偏差を求めたものである．これにより，当然のことではあるが，出来るだけ既知である周波数範囲が大きいデータを準備することが精度の向上につながる事が確認できた．

このように，S パラメータのデータ生成においては，外挿による精度が重要であり，この誤差をいかに減らすかが精度の良い解析の条件であるといえる．

2.2.6 まとめと本検討における課題

本節では，用意した S パラメータを FDTD 解析に適用可能なデータに変換するために種々の補間法による精度の違いについて述べた．その結果，3 次スプライン補間を用いた場

合の精度が最もよいことを確認した。ただし，データが平滑化関数である場合のオーバーシュート，外挿の精度が直接 FDTD 解析の精度につながってしまうことに注意が必要である。

今回，様々な補間法の精度について述べてきたが，未知の周波数帯における S パラメータのデータの生成は，補間を用いている限り，あくまでデータを推定するという手法であるため，確かな解析結果が得られているのか疑問となってしまう。そのため，データがない周波数領域の FDTD 解析における応答そのものをなくしてやるという方法が考えられる。応答をなくすとは，その周波数帯において実装部での反射も透過もなくすということであり，データのない領域では，実装されたデバイスで整合されていることに相当すると考えることができる。実現の方法としては周波数領域でも時間領域でも可能であり，周波数領域では，データが途中で打ち切られているので，データのない領域を，S パラメータの上限周波数付近をカットオフとする LPF の特性で外挿する手法，また，時間領域では，データを単純に逆フーリエ変換し，FDTD 解析のタイムステップに合わせて補間する手法が挙げられる。このようにデータのない周波数領域における反射・透過をなくすことで，“データがない領域は整合させる。”という理由付けができ，無理やりな外挿の必要がなくなるため精度の劣化を防ぐことができる。しかしながら，この手法を用いて FDTD 解析をおこなってもデータのない領域の結果だけでなく既知データの領域にまで影響が及んでしまっているのが現状である。S パラメータ実装を用いた FDTD 解析の実現のため，この手法を用いた S パラメータのデータ生成の実現が今後の課題として挙げられる。

2.3 実装における誤差検討

Sパラメータ実装において，実装部への入射波を完全に吸収できていないため不要反射波が存在することが確認された(図2.3)．本節では，この不要反射波を減らし，解析における誤差を減らすための種々の方法について検討する．はじめに，入射波を吸収するための終端抵抗の実装法について，集中定数型で実装した場合と，電圧源法により実装した場合の違いについて述べる[1]．次に，終端抵抗実装の最適な実装法について終端抵抗値の微調整，実装部におけるビアの本数について検討する[9]．

また，実装するSパラメータのデータによっては解析が不安定になってしまうことが確認された．この原因として，式(2.6)，式(2.8)で表される実装部における入射波を計算する際の離散時間のずれが影響していることが考えられる．解析における誤差を減らし，不安定な解析を引き起こさないために，入射波計算の際の離散時間のずれの影響について検討する．

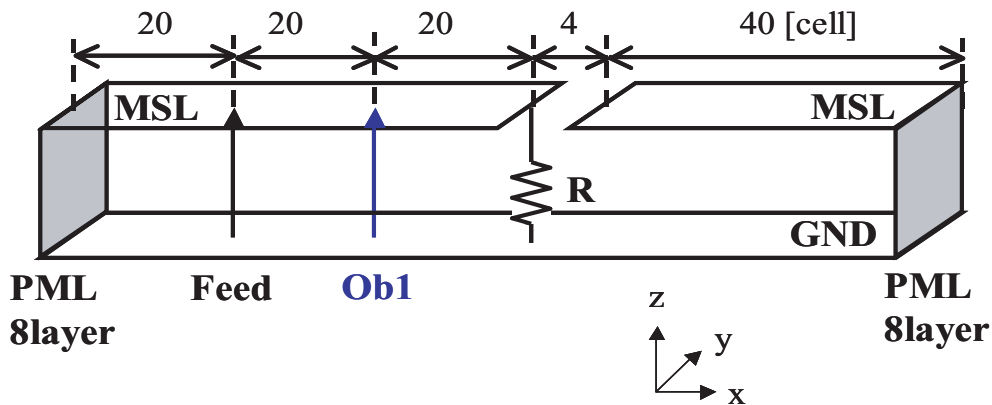


図 2.14: 評価回路

本節における評価回路として，図2.14のような構造を想定した．セルサイズを $(\Delta x, \Delta y, \Delta z) = (0.5\text{mm}, 0.55\text{mm}, 0.533\text{mm})$ とし， Δt は式(2.2)のCourant安定条件を満足するため1.0psとした．よって，線路幅は $8\Delta y$ ，基盤厚は $3\Delta z$ であった．また，MSLの金属部は厚さ0mmの完全導体，並びに誘電体基板は無損失とした．給電は周波数範囲30GHzのガウシアンパルスとし，境界面を8層のPML(Perfectly Matched Layer)吸収境界とした．

2.3.1 終端抵抗実装法による不要反射波への影響

終端抵抗実装法には，集中定数型で実装する方法と電圧源法により実装する方法が挙げられる．どちらの手法も，図2.2に示されるように，実装部における入射波吸収のために入力ポートが 50Ω になるように抵抗を実装し終端する．

集中定数型で実装する方法は、以下のように電界を与えることで終端抵抗実装の実現が可能である。

$$E_Z^n = \frac{1 - \frac{\Delta t \Delta z}{2R\epsilon\Delta x\Delta y}}{1 + \frac{\Delta t \Delta z}{2R\epsilon\Delta x\Delta y}} E_Z^{n-1} + \frac{\frac{\Delta t}{\epsilon}}{1 + \frac{\Delta t \Delta z}{2R\epsilon\Delta x\Delta y}} (\nabla \times H^{n-\frac{1}{2}}) \quad (2.9)$$

また、素子に流れる全電流は、その回りの磁界を用いてアンペアの法則により求められる。電界更新後、式(2.9)により計算された値で抵抗のセルの電界を上書きすれば抵抗実装となる。

電圧源法による実装では、抵抗を実装する素子周辺の4つのセルの電界にファラデーの法則(式(2.10), 式(2.11))を適用し、求めた電圧から空間インダクタを介し回路網への入力電圧・電流を求める。

$$V_L = E_Z \Delta z \quad (2.10)$$

$$V_L = -L_0 \frac{dI}{dt} - V \quad (2.11)$$

$$L_0 = 1 / \sum_{i=1}^4 \frac{1}{L_i}, \quad V = L_0 \sum_{i=1}^4 \frac{V_i}{L_i}$$

回路網で計算された電圧・電流は再び空間インダクタを介しビアヘギャップ給電のソースとして返還される(図2.15, 図2.16)。今回の抵抗実装では、50Ω終端抵抗が回路網に相当する。

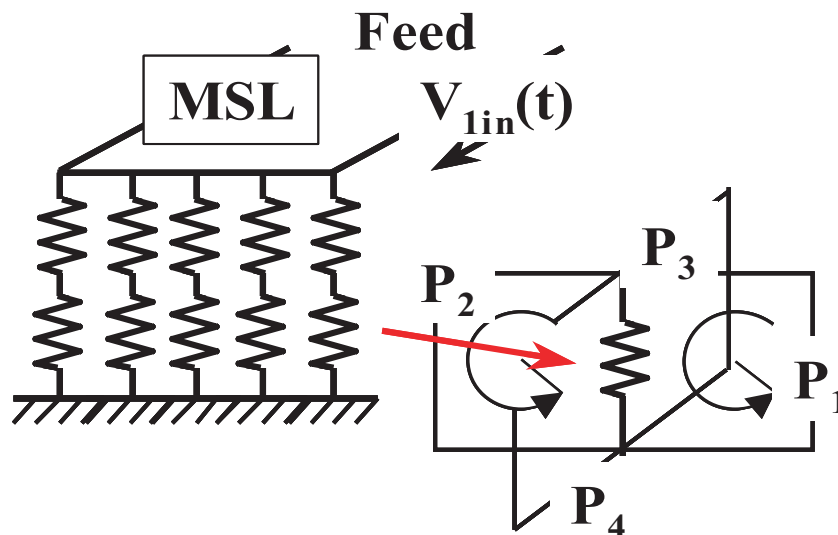


図 2.15: ファラデーの法則

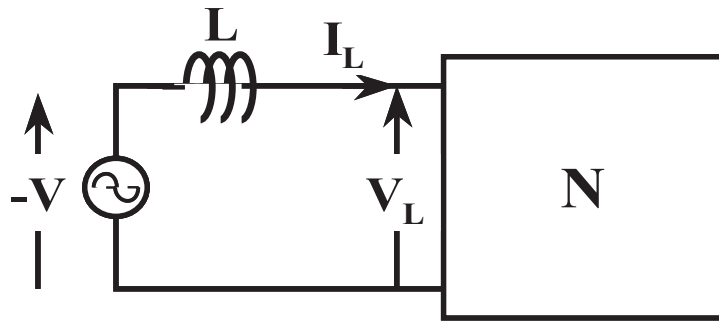


図 2.16: 電圧源法の等価回路

図 2.17 に集中定数型で実装する方法 (Method 1) と電圧源法により実装する方法 (Method 2) における反射信号の大きさを示す。また, 図 2.14 における観測点 1 (Ob1) での観測電圧の時間波形を図 2.18 に示す。反射信号は, 図 2.18 に示すように, 入射電圧 (Input Voltage) と反射電圧 (Reflection Voltage) の大きさの比をフーリエ変換することで求めることができる。どちらの手法ともある程度の反射を抑制しているが, 解析誤差を減らすためにさらに反射を抑制する必要がある。

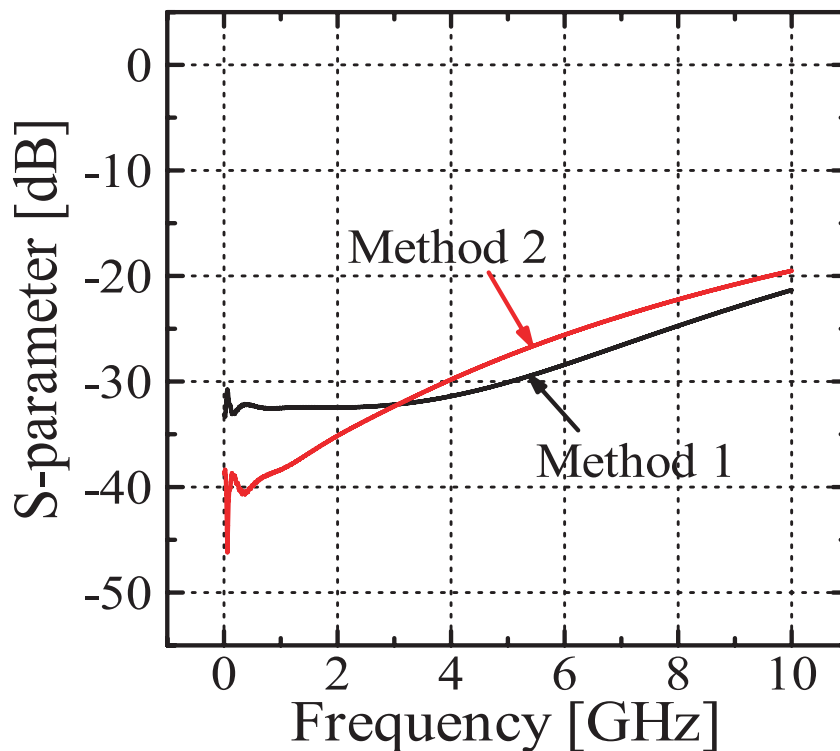


図 2.17: 反射信号の大きさ

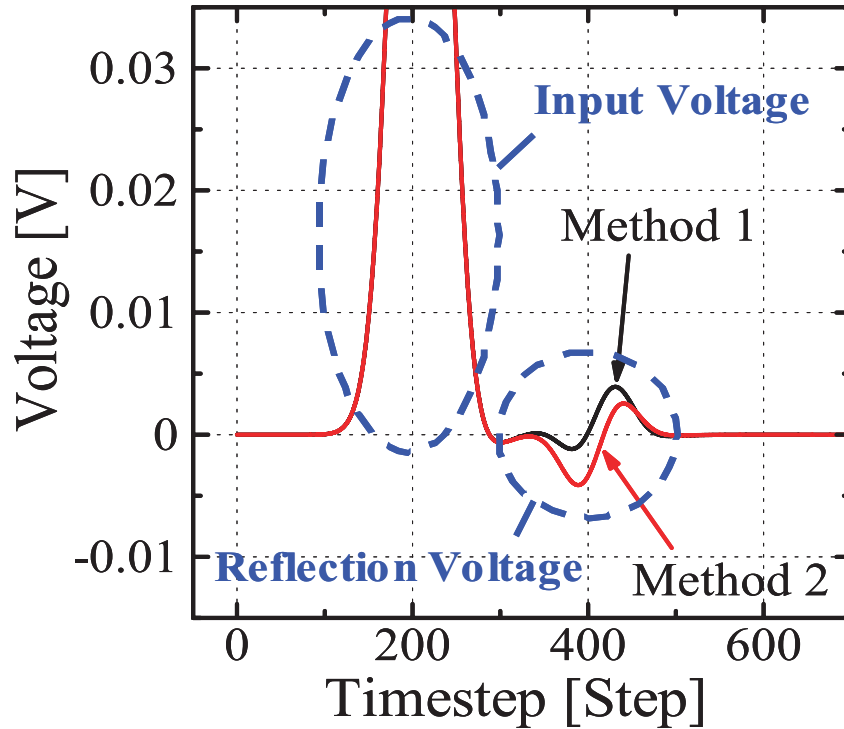


図 2.18: 不要反射波の大きさ

2.3.2 終端抵抗値微調整による不要反射波への影響

ここまで、終端抵抗値が MSL の特性インピーダンスと同値の 50Ω であると想定したが、実際にはセルの分割による誤差が原因で抵抗値が 50Ω からずれていることが確認されている [10]。この誤差が、MSL と終端抵抗間の不整合を引き起こし不要反射波を生成していると考えられる。そのため、MSL と終端抵抗の間でインピーダンスが整合するように、セル分割による誤差を考慮して抵抗値を設定すれば、終端抵抗からの反射が小さくなる。終端抵抗を集中定数型での実装の場合は 48Ω 、電圧源法での実装の場合は 51Ω のときに不要反射波が最も小さくなった。この抵抗値は、実際に反射波を観測することにより求めている。最適な抵抗値を決定するために、抵抗値導出の定式化をすることが今後の課題として挙げることができる。

図 2.19 に集中定数型で実装する方法 (Method 1) と電圧源法により実装する方法 (Method 2) における修正された抵抗値を用いた反射信号の大きさを示す。どちらの手法も終端抵抗からの反射は小さくなっており本手法の有効性が確認できた。また、集中定数型で実装した場合の図 2.14 における Ob1 での観測電圧を図 2.20 に示す。抵抗値が 48Ω の場合は、初めに負のピークが現れ、次に正のピークが現れる波形となっている。このような波形になる場合に最も不要反射波が小さくなることは文献 [10] でも確認されている。

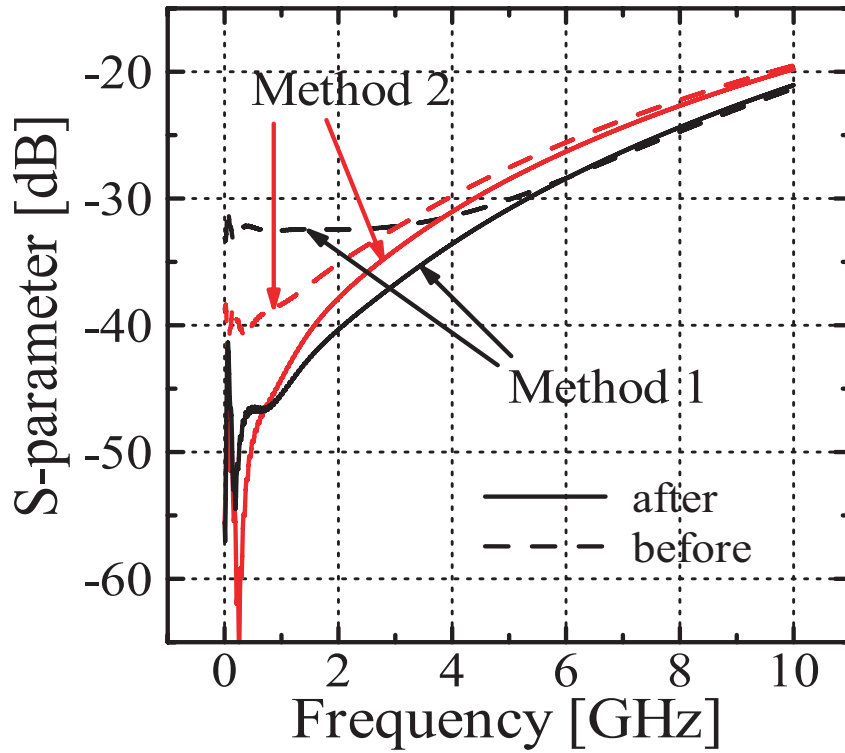


図 2.19: 抵抗値微調整後の反射信号

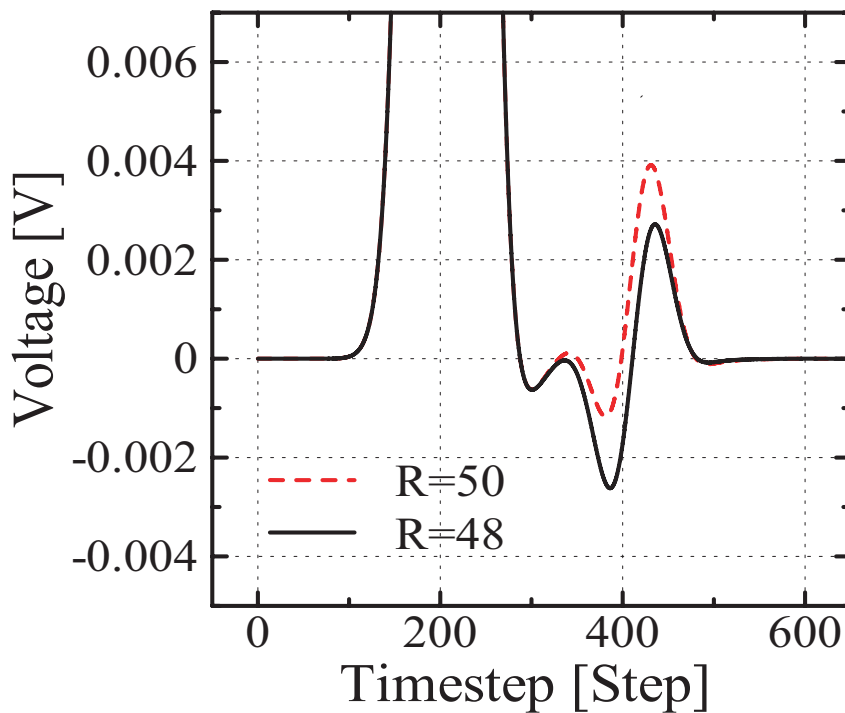


図 2.20: 抵抗値微調整後の不要反射波の大きさ

2.3.3 Sパラメータ実装部のビアの本数による不要反射波への影響

MSLでは、周波数が高くなるにしたがい、線路の表面を流れる電流がMSLの幅方向の端に集中して、電流の分布が不均一となることが知られている[11]。そのため、実装部のビアを流れる電流もビアの端のほうに集中すると予想することができ、終端抵抗実装部におけるビアの端を除くことで、不要反射波が小さくなると考えることができる。そこで、本小節では、ビアの本数を変化させることによる不要反射波の大きさの変化を確認する。

はじめに、ビアを流れる電流がビアの端のほうに集中していることを確認する。MSLの中心のビアを via0 とし、図 2.21 に示すように、各ビアを via-4 ~ via4 と呼ぶこととする。

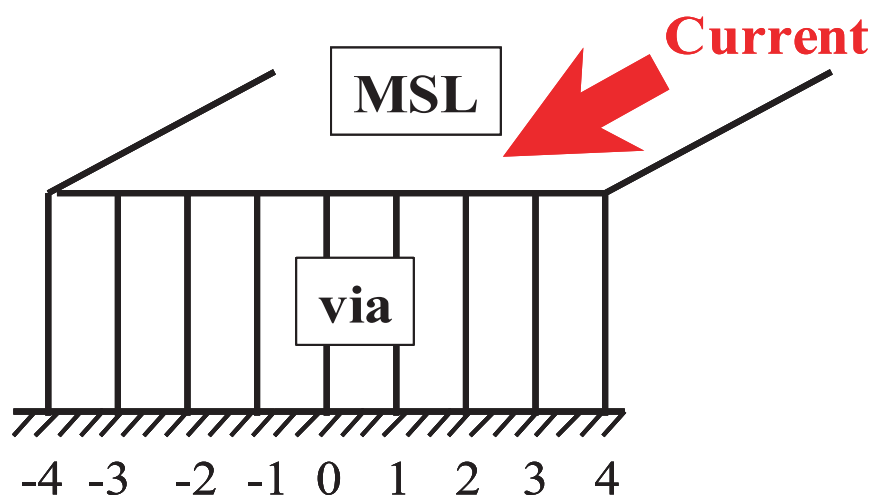


図 2.21: ビアのモデル

各ビアに流れる電流の時間波形を図 2.22 に示す。ビアが端になるにつれて電流値が大きくなっていることが確認できた。図 2.23 は周波数 5GHz における via0 に流れる電流値を基準として正規化を行った結果である。ビアを流れる電流はビアの端に集中しており、5GHz において一番端のビアには中心のビアの 2 倍程度の電流が流れていることが確認できた。

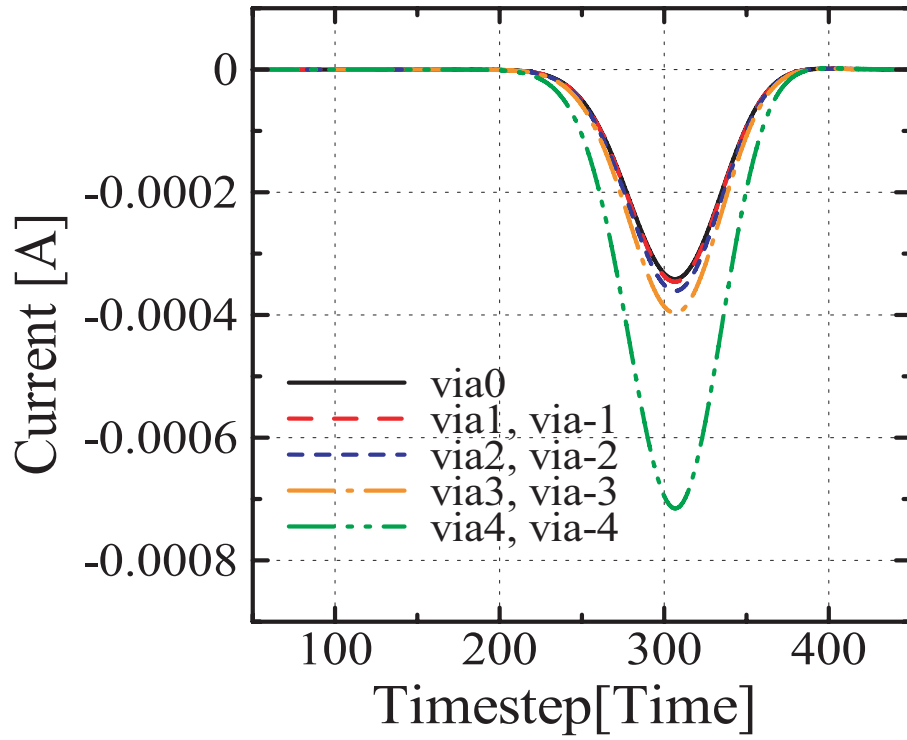


図 2.22: ビアに流れる電流の時間波形

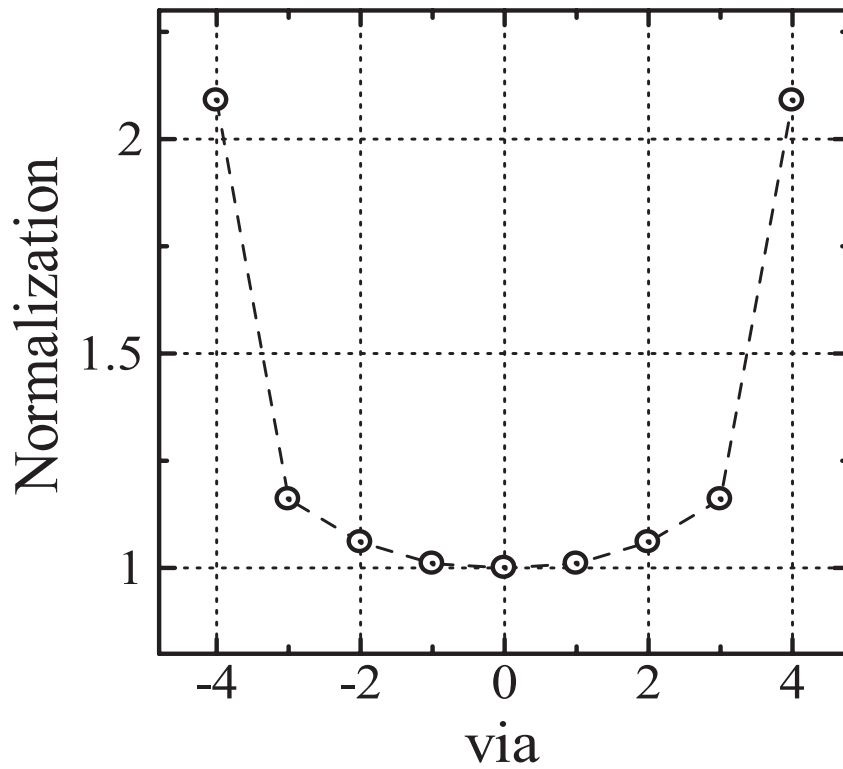


図 2.23: 5GHz における電流分布

そこで、ビアの本数を変化させた場合の不要反射波の大きさの変化について確認する。終端抵抗実装には集中定数型での実装を用いる。

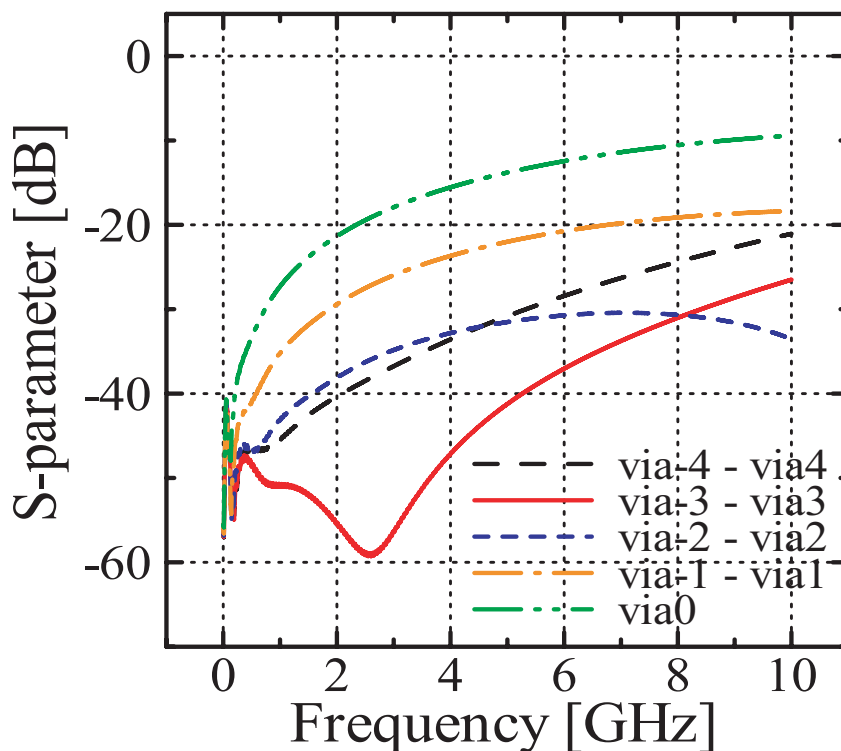


図 2.24: ビアの本数による反射信号の大きさの変化

図 2.24 に示されるように端のビア (via-4 と via4) を除いた構造，すなわち，ビアの本数を 7 本にした via-3 - via3 の場合が最も反射波が少ない結果となった。ここで，ビアの本数を少なくしていくにつれて不要反射波が大きくなることが確認できた。これは MSL とビアの間で起こる反射が原因ではないかと考えることができる。この原因の確認のために，図 2.25 のように実装部を MSL でステップ状にモデリングする構造のものと単純にビアを除いたものとの比較を行った。その結果を図 2.26 に示す。ビアの本数が同じ 3 本でも実装部を MSL でステップ状にした構造の方がより反射を小さくすることが確認できた。このことにより，ビアの本数を少なくした場合に不要反射波が大きくなる原因は MSL とビアの間で起こる反射であるといえる。

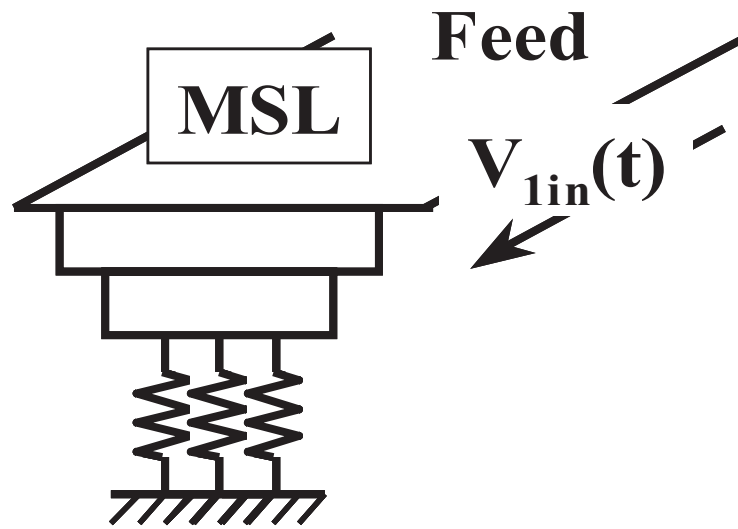


図 2.25: 実装部のステップ構造

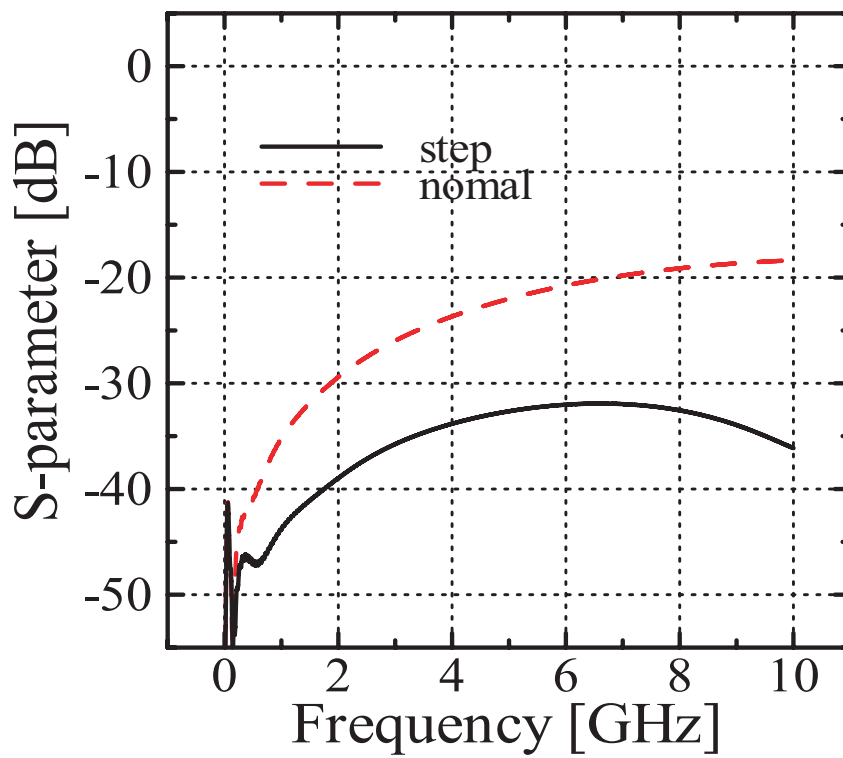


図 2.26: ステップ構造との不要反射波の大きさの比較

2.3.4 実装部での入射波計算の際の離散時間のずれが及ぼす影響

Sパラメータ実装において集中定数型で実装した場合，入射波計算の際に離散時間のずれが反射波，透過波に影響を及ぼし，Sパラメータのデータによっては解析が不安定なる場合があった．この離散時間のずれを補正することで，解析誤差を減らし，不安定な解析を減らす必要がある．本節での解析条件では，実装した $V_{11} + V_{12}$ ， $V_{21} + V_{22}$ が $V_{1view} + V_{2view}$ で観測されるのは4ステップ後であった．そのため，式(2.6)，式(2.8)を以下のように変形することで入射波生成の際の離散時間のずれを補正することができる．

$$V_{1in}[n] \simeq V_{1view}[n-1] - V_{11}[n-5] - V_{12}[n-5] \quad (2.12)$$

$$V_{2in}[n] \simeq V_{2view}[n-1] - V_{21}[n-5] - V_{22}[n-5] \quad (2.13)$$

補正前では解析が不安定となり，観測電圧が発散していたが，補正後は安定した解析となった(図2.27)．これによりSパラメータ実装における入射波計算の際の離散時間のずれが解析を不安定にしていたことが確認できた．

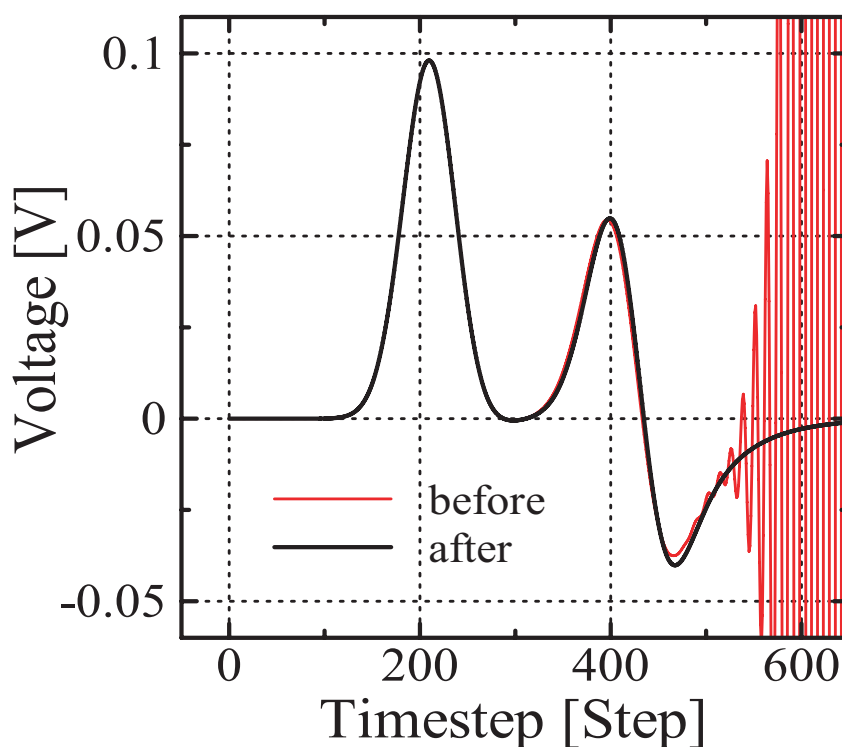


図 2.27: 離散時間のずれによる反射波への影響

この離散時間のずれは解析条件によって異なるため，実際に計算をすることでずれの大きさを求めた．その補正法を明らかにすること，すなわち，実際に計算しなくてもずれの

大きさを求めることができるようにすることが今後の課題である。

また、このずれは集中定数型の終端抵抗実装のように、実装部において反射波・透過波の励振されたセルと終端抵抗が実装されたセルが異なっているために起こっている。そのため、電圧源法で実装すれば、これらを同一のセルで実装することができるため、この離散時間のずれをなくすることができる。

2.3.5 まとめと本検討における課題

本節では、終端抵抗実装法について検討し、不要反射波を小さくすることで解析誤差を減らすことができた。終端抵抗実装法には集中定数型での実装と電圧源法による実装が挙げられ、どちらの手法も不要反射波を同程度抑制できていることを確認した。終端抵抗値を微調整することでさらに不要反射波を抑制可能であることを確認した。現状では、抵抗値を解析から求めているため、値の微調整法を明らかにすることが今後の課題である。また、実装部においてMSLの端のビアを除くことでさらに不要反射波を抑制可能であることを確認した。

次に、終端抵抗の集中定数型実装では、Sパラメータ実装部における入射波計算の際の離散時間のずれが解析を不安定にしていることを明らかにした。この離散時間のずれを補正することで安定した解析が実現できた。しかしながら、この離散時間のずれは解析条件によって異なるため、その補正法を明らかにすることが今後の課題である。また、このずれは電圧源法での実装では起こらないことも確認した。

さらに、Sパラメータ実装における誤差要因として、実装部の飛び越し結合や実装部における伝搬時間のずれなどが挙げられるため、今後検討していく必要がある。

第 3 章

Sパラメータ実装を用いたFDTD解析

本章では，前章までに検討してきた S パラメータ実装の有効性を確認するために，種々の構造について解析を行う．市販の回路シミュレータを用いた解析結果と FDTD 解析を用いた解析結果との比較により FDTD 法への実装を確認し，実際に製作を行い解析結果と実験結果の比較検討を行うことで FDTD 解析の有効性を確認する．

3.1 50ΩMSLに設置された素子のSパラメータ実装

本節では，特性インピーダンス 50Ω の MSL のギャップ部に素子を S パラメータとして実装する構造の FDTD 解析を行う．まず，観測点 Ob1，Ob2 の伝送線路のみが存在する構造 (図 3.1) に対して FDTD 解析によるシミュレーションを行い，Ob1 における入射波を求めておく．次に実際に解析を行う回路構造 (図 3.2) に対してシミュレーションを行う．解析回路における Ob1 で得られた信号は入射波 + 反射波に相当するものであるため，1 回目の計算で得られた入射波を用いて簡単な差し引き計算をして，反射波を求める．透過波は解析回路における Ob2 で得られた信号である．

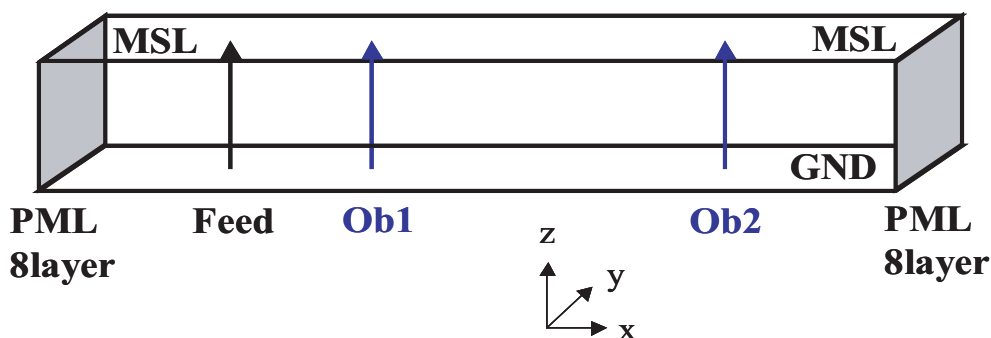


図 3.1: 伝送線路のみの構造

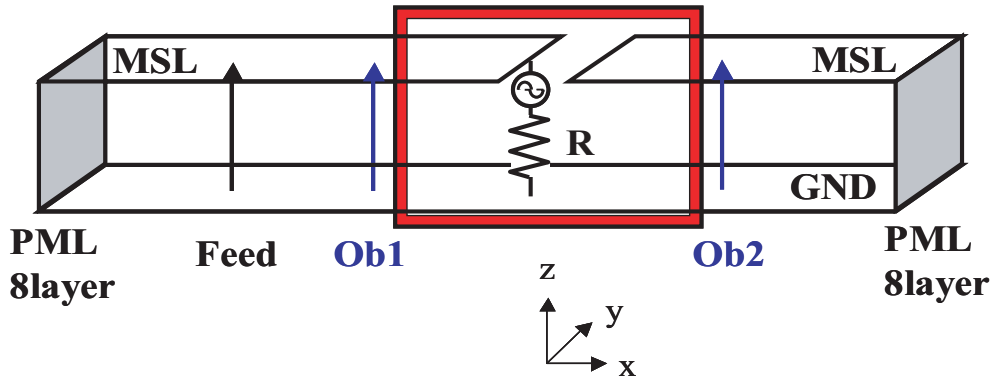


図 3.2: 解析回路の構造

3.1.1 Sパラメータのデータ取得方法

まずはじめに、Sパラメータのデータ取得方法について簡単に述べる。Sパラメータのデータシート等が入手困難な場合、実験により簡単にSパラメータを得ることができる。測定には Anritsu 製のベクトル・ネットワーク・アナライザ 37347C とユニバーサル・テスト・フィクスチャ 3680V を用いた。ベクトル・ネットワーク・アナライザにユニバーサル・テスト・フィクスチャを接続し、校正を行う(図 3.3)。このとき、あらかじめ校正を行うための校正キットを作成する必要がある(図 3.4)。この校正キット(写真左)は、測定基板(写真右)と同様の基板、パラメータで素子を取り除き線路をつないだものである。校正キットの真ん中で校正を行い、このラインぶんの電気長補正を行うことで、インピーダンス測定の基準点が校正キットの中心になるように設定した。これにより測定したい素子単体の Sパラメータ特性を測定することが可能となる。補間を用いることで測定した Sパラメータのデータを FDTD 解析に適用可能なデータへと変更し Sパラメータ実装を行うことができる。



図 3.3: 測定器具



図 3.4: 校正キットと測定基板

3.1.2 集中定数素子

集中定数素子の解析例としてインダクタ, キャパシタを用いた. 特性インピーダンス 50Ω の MSL のギャップ部に素子を S パラメータとして設置する構造である (図 3.5). S パラ

メータ実装を用いて素子をモデリングした FDTD 解析と商用回路シミュレータ (AWR 社製 MicroWave-Office) とを比較することにより FDTD 解析への S パラメータ実装を確認する .

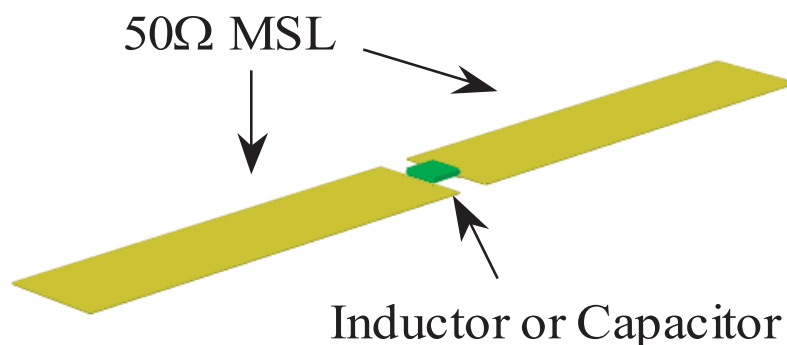


図 3.5: 集中定数素子実装の回路構造

本解析の解析パラメータを以下に述べる . セルサイズを $(\Delta x, \Delta y, \Delta z) = (1.0\text{mm}, 1.05\text{mm}, 0.533\text{mm})$ とし , Δt は式 (2.2) の Courant 安定条件を満足するため 1.0ps とした . よって , 50Ω 線路幅は $4\Delta y$, 基盤厚は $3\Delta z$ であった . また , MSL の金属部は厚さ 0mm の完全導体 , 並びに誘電体基板は無損失とした . 給電は周波数範囲 30GHz のガウシアンパルスとし , 境界面を 5 層の PML (Perfectly Matched Layer) 吸収境界とした . 実装部のポート 1 , 2 は , 基板の厚さ方向に対して一つの電界と二つの抵抗を直列につないだ構造とした . MSL の幅方向は五格子分の電界を並列につないでいるため , 前章で述べたように , ビアの端を除き , 抵抗値を微調整した上記抵抗の値は $48 \times 3 \div 2 = 72\Omega$ とし集中定数型でモデル化を行った . Δt を 0.5ps , 計算回数を 20000 としたため , 必要とされる S パラメータの最大周波数は 500GHz , 周波数離散間隔 (Δf) は 50MHz であった . 今回 , Δf が 50MHz である 10GHz までの S パラメータを既知であるとし外挿を行いデータを生成した .

解析結果を図 3.6 , 図 3.7 に示す . FDTD による解析結果と商用シミュレータによる解析結果の傾向はよく一致しており , 集中定数素子の S パラメータ実装が確認できたといえる .

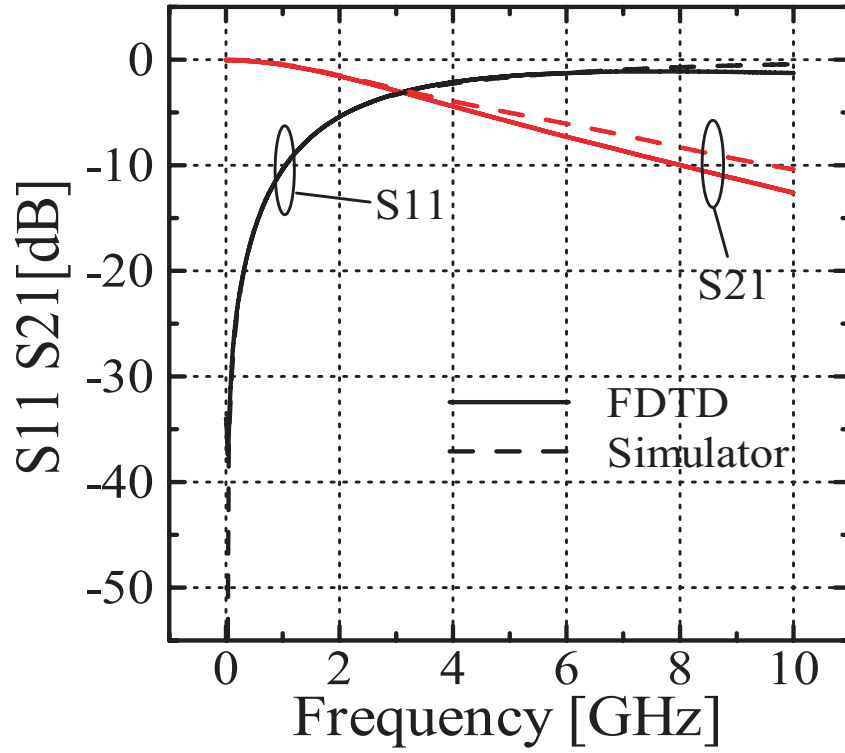


図 3.6: インダクタ (解析結果)

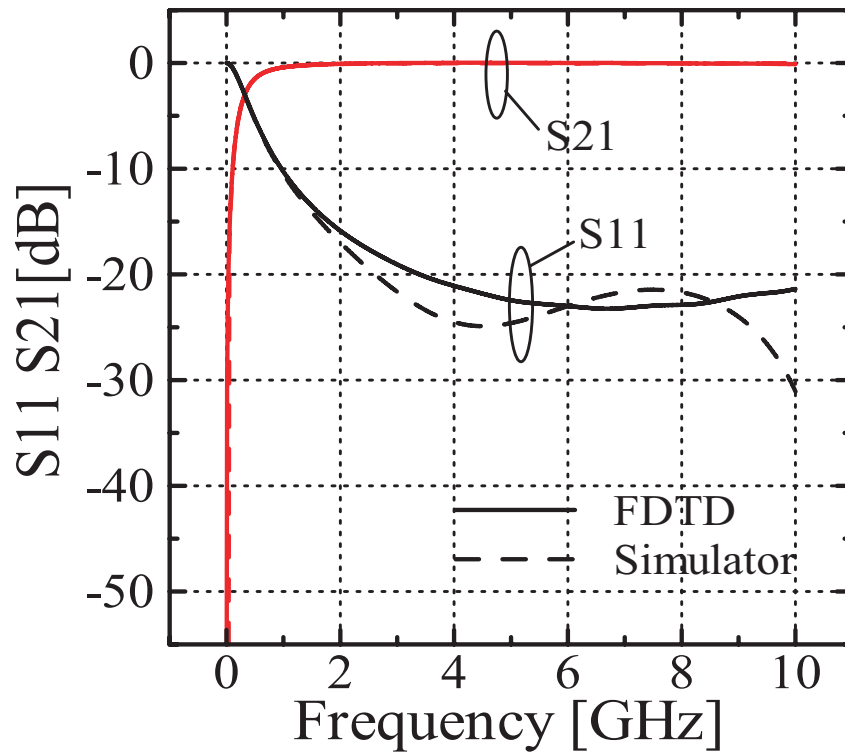


図 3.7: キャパシタ (解析結果)

3.1.3 可変容量ダイオード

ダイオードの解析例として東芝製可変容量ダイオード 1SV280 を用いた。測定により求めた可変容量ダイオードの S パラメータを特性インピーダンス 50Ω の MSL のギャップ部に設置する構造である (図 3.8)。

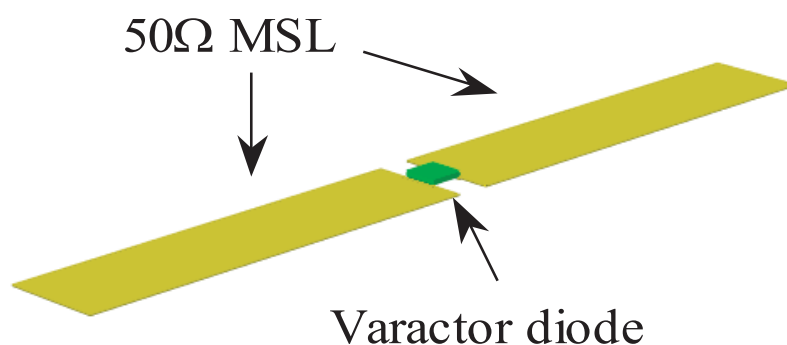


図 3.8: ダイオード実装の回路構造

ダイオードは印加電圧の変化により S パラメータが変化するが、バイアスを FDTD 解析において与えるのではなく、事前にそれぞれのバイアスにおいて S パラメータを測定しておくことでこの問題を解決する。また、バイアスまでも含めた S パラメータを測定しておくことにより、FDTD 解析においてバイアスが収束するまでに要する時間、バイアスを除去する過程の削減が可能となり、さらに、バイアスを指数関数的に印加する方法に対して、常に目的の値で印加できるため、精度向上も期待できる [12]。今回は、バイアス 0V 印加の場合と 10V 印加の場合について事前に測定をし解析した。

S パラメータ実装を用いてダイオードをモデリングした FDTD 解析と商用回路シミュレータとを比較することにより FDTD 解析への S パラメータ実装を確認する。FDTD 解析における解析条件は 3.1.2 小節と同様である。解析結果を図 3.9, 図 3.10 に示す。FDTD による解析結果と商用シミュレータによる解析結果の傾向はよく一致しており、ダイオードの S パラメータ実装が可能であることを確認した。

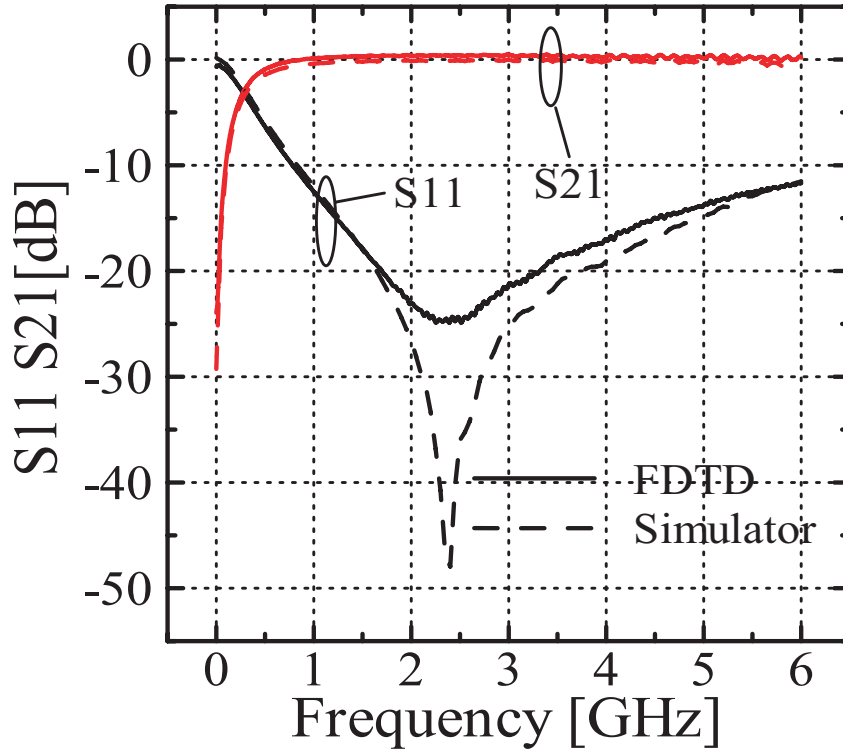


図 3.9: ダイオード (解析結果 Bias=0V)

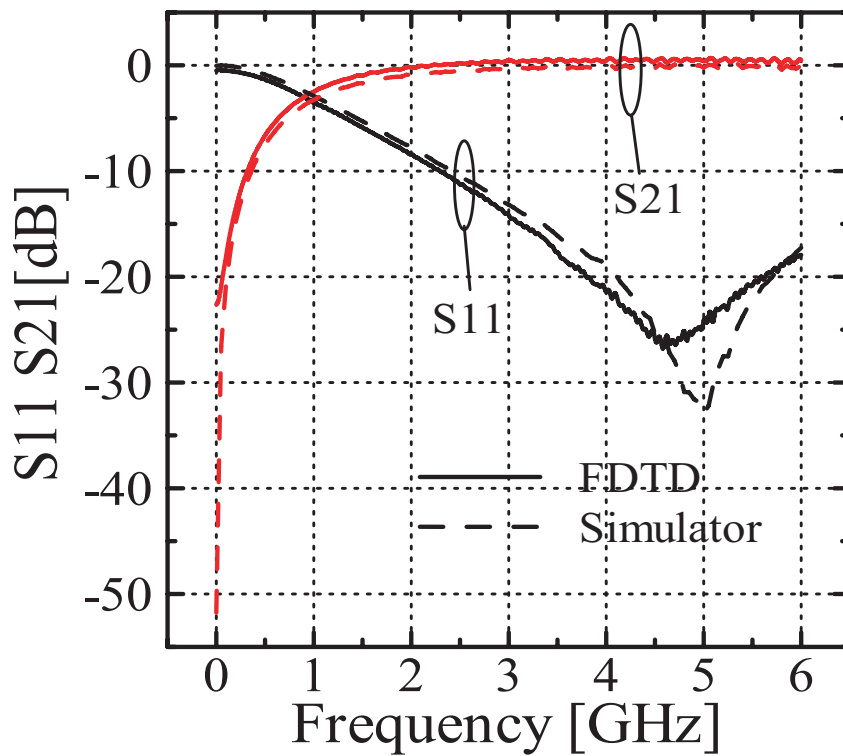


図 3.10: ダイオード (解析結果 Bias=10V)

3.1.4 集中定数素子の複数実装

本小節では、FDTD 解析に複数の素子の S パラメータ実装が可能であるかを検討する。特性インピーダンス 50Ω の MSL の 2 つのギャップ部にインダクタとキャパシタをそれぞれ配置する LC 直列回路を解析例とした (図 3.11)。

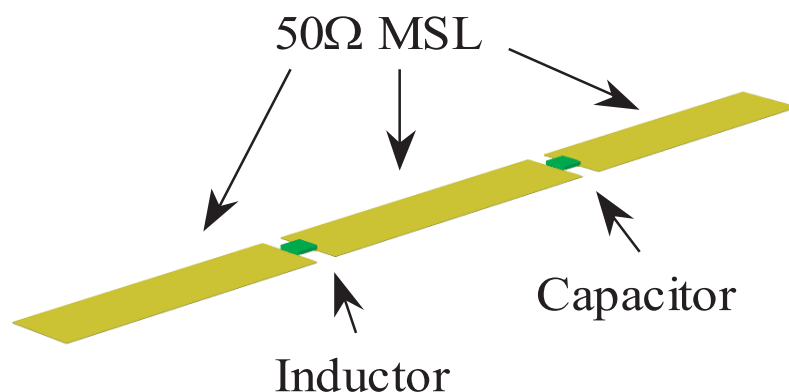


図 3.11: LC 直列回路の回路構造

複数の S パラメータ実装におけるモデル化手法は、図 2.1 に示した S パラメータ実装モデルを単純につないでいくことで容易に実現でき、複数の S パラメータを用いた FDTD 解析が可能である。S パラメータ実装を用いて 2 つの素子をモデリングした FDTD 解析と商用回路シミュレータとを比較することにより FDTD 解析への複数の S パラメータ実装を確認する。FDTD 解析における解析条件は 3.1.2 小節と同様である。解析結果を図 3.12 に示す。FDTD による解析結果と商用シミュレータによる解析結果の傾向はよく一致しており、複数の S パラメータ実装が可能であることを確認した。

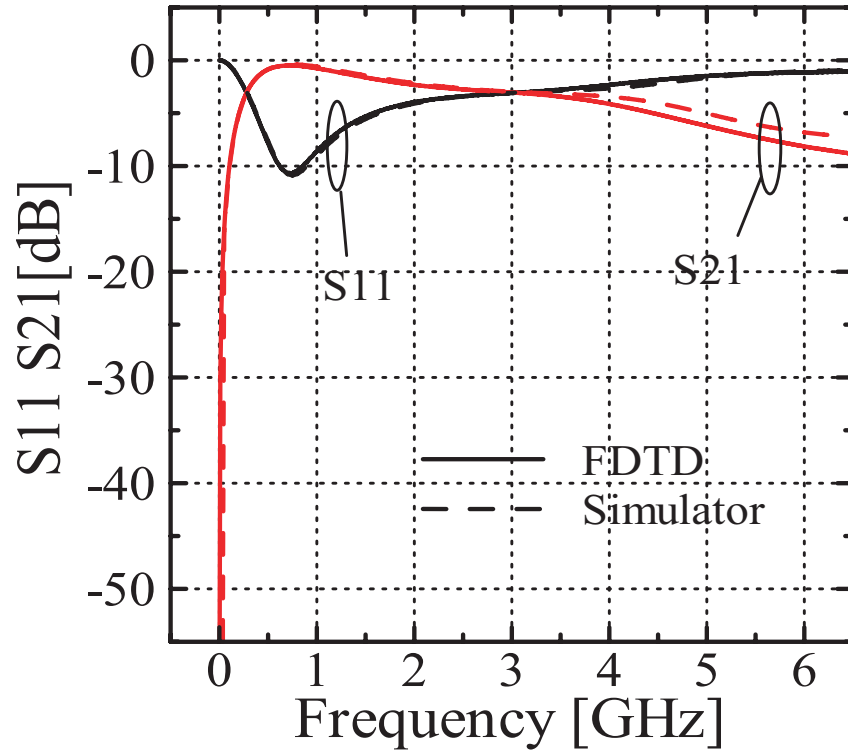


图 3.12: LC 直列回路 (解析结果)

3.2 種々の構造におけるSパラメータ実装

前節では、特性インピーダンス 50Ω のMSLのギャップ部に素子をSパラメータとして実装する単純な構造のFDTD解析を行った。本節では、Sパラメータを用いた素子を伴う様々な構造にFDTD解析が適用できるかを検討する。解析手法は前節と同様である。

3.2.1 スタブ付き 50Ω MSLにおける集中定数素子

単純な 50Ω MSLではない構造の例として、集中定数素子のSパラメータをスタブ付きの 50Ω MSLに実装した場合について検討した(図3.13)。

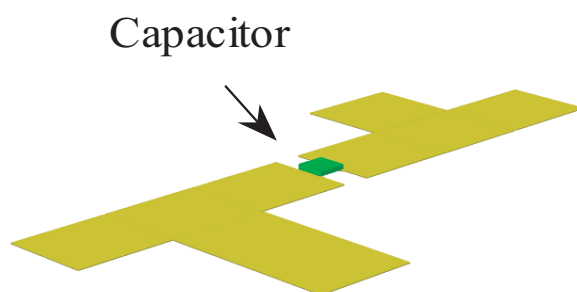


図 3.13: スタブ付き 50Ω MSL の回路構造

単純な 50Ω MSL 構造では、実装部における2ポート側からの信号の入射がほぼ見られないためこの信号の振る舞いが確認できない。そこで、スタブを装荷することにより2ポート側からも信号が入射してくる構造とし、この信号も考慮することが可能であることを確認する。

Sパラメータ実装を用いて集中定数素子をモデリングしたFDTD解析と商用回路シミュレータとを比較することによりFDTD解析において単純な 50Ω MSLではない構造でのSパラメータ実装を確認する。FDTD解析における解析条件は3.1.2小節と同様である。解析結果を図3.14に示す。FDTDによる解析結果と商用シミュレータによる解析結果の傾向はよく一致しており、単純な 50Ω MSLではない構造に実装した場合でのSパラメータ実装が可能であることを確認した。

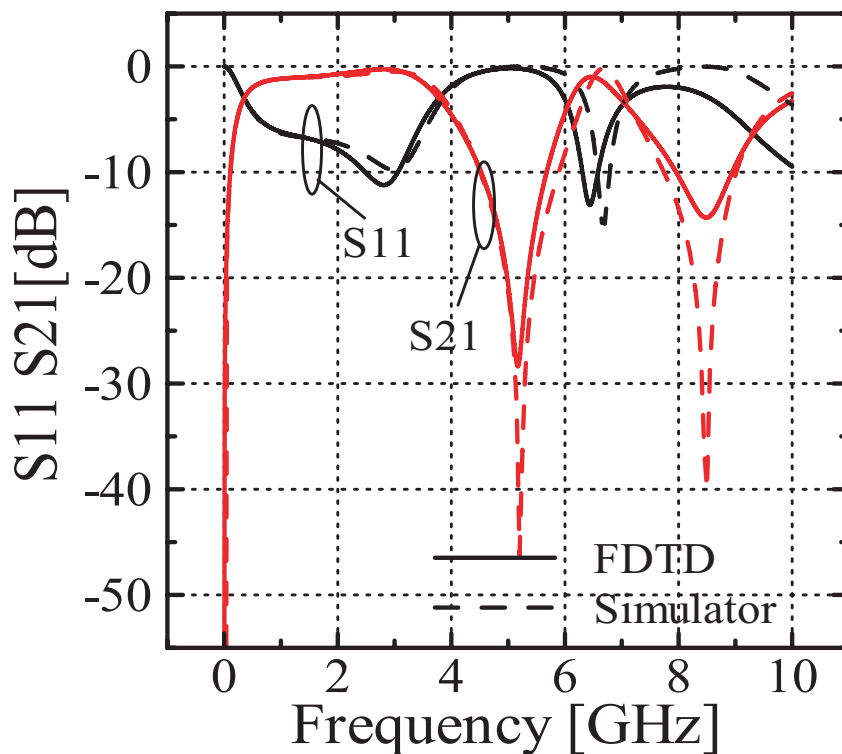


図 3.14: スタブ付き 50ΩMSL (解析結果)

3.2.2 LPF

簡単な回路の例として，Sパラメータで表現されたチップインダクタを含むLPF(Low-Pass-Filter)のFDTD解析の有効性を確認する．FDTD解析条件を表3.1に示す．

表 3.1: LPF の FDTD 解析条件

解析空間	150*80*41cell
セルサイズ	$\Delta x = 0.5mm$
	$\Delta y = 0.55mm$
	$\Delta z = 0.32mm$
タイムステップ	40000steps
離散時間	$\Delta t = 0.5ps$
入力電圧波形	単極ガウシアン
吸収境界	PML5層

Sパラメータ実装部における入射波を吸収するための抵抗は、ビアの端を除いた構造とし、抵抗値を微調整した値 ($48 \times 7 \div 2 = 168\Omega$) を用い、集中定数型でモデル化した。FDTD解析における Δt を 0.5ps 、計算回数を 40000 としたため、必要とされるSパラメータの最大周波数は 1000GHz 、周波数離散間隔 (Δf) は 50MHz であった。今回、チップインダクタは太陽誘電社製のHK1608シリーズを用いた。6GHzまでのデータシートを用い、それ以上の周波数成分は外挿することでデータの生成を行った。製作にあたり松工電子社製の誘電率 $\epsilon_r = 2.56$ 、厚さ $1.6[\text{mm}]$ 、 $\tan\delta = 0.001$ のガラスフッ素誘電体基板 R4737 を用いた。LPFの回路構造を図3.15に、実際に製作したLPFの写真を図3.16に示す。

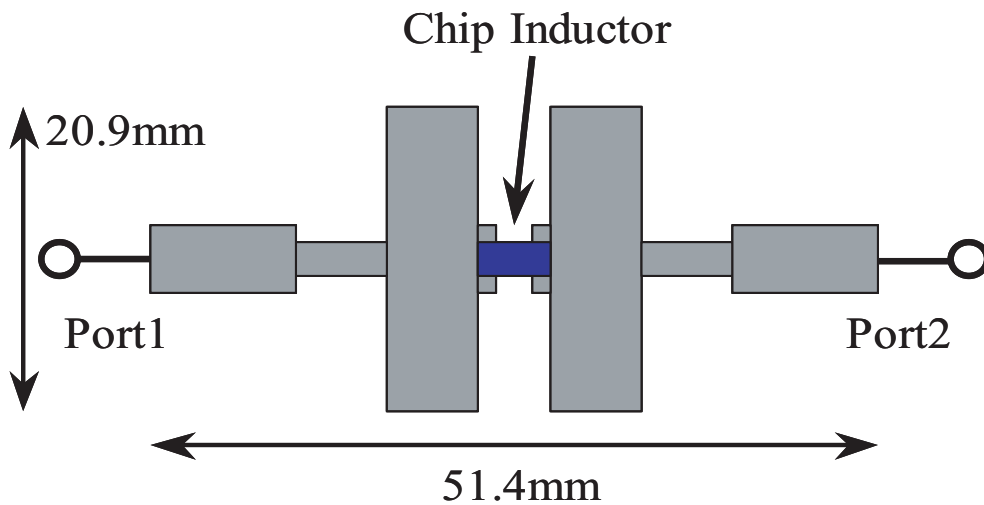


図 3.15: LPF の回路構造

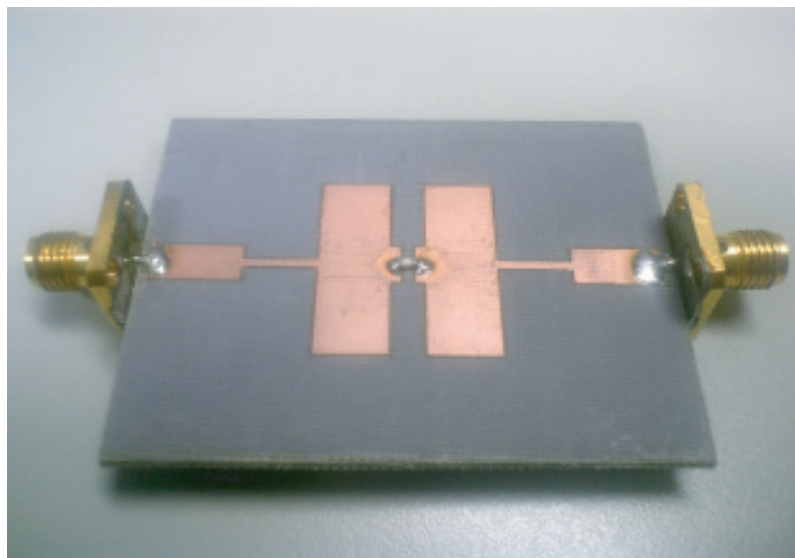


図 3.16: 製作した LPF

Sパラメータ実装によるFDTDの解析結果と、市販の回路シミュレータの解析結果、加えて、実験結果とを比較したものを図3.17に示す。市販の回路シミュレータではSパラメータ実装においては相互結合の考慮が困難であるため、FDTD法による解析結果のほうが測定結果とよく一致することを確認した。特に、遮断周波数、高周波付近でFDTD解析の結果のほうが回路シミュレータに比べ実験結果とよく一致していることがわかる。これにより、簡単な回路におけるSパラメータ実装によるFDTD解析の有効性が確認できた。

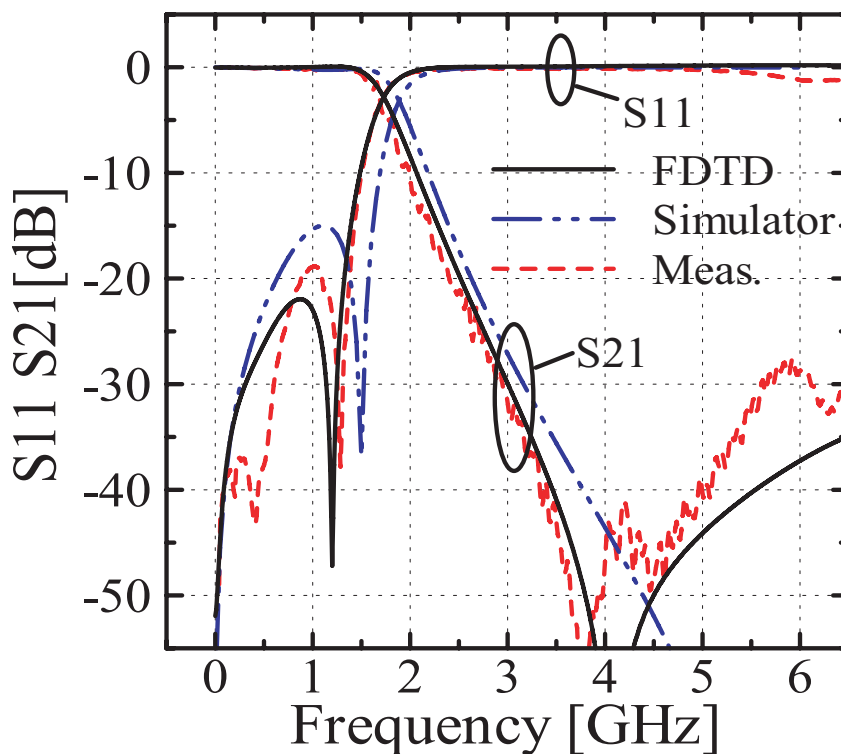
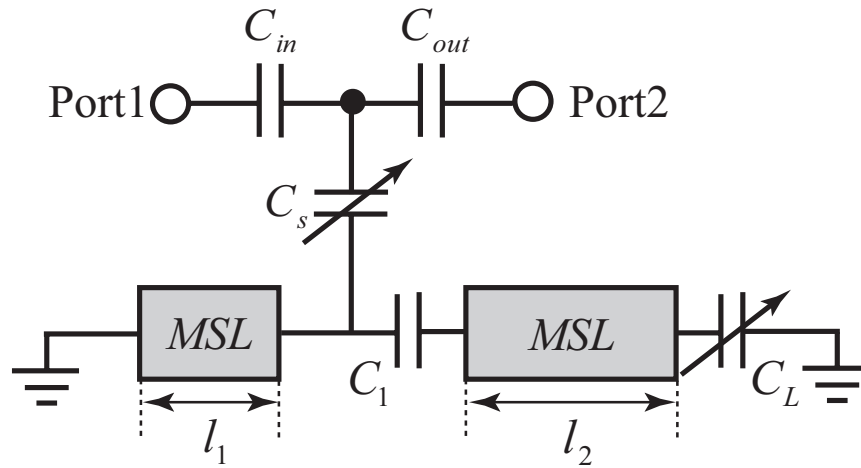


図 3.17: LPF (解析結果と実験結果の比較)

3.2.3 周波数可変 BPF

ダイオードを含んだ複雑な回路の例として、現在さかんに検討されている周波数可変 BPF(Band-Pass-Filter) の FDTD 解析の有効性を確認する [13]。解析する BPF はチップキャパシタ 3 個、可変容量ダイオード 2 個を用いた構造である (図 3.18)。可変容量ダイオードへの印加電圧の変化により通過帯域、減衰極の周波数が変化する。本構造では、 C_L を 0V から 15V へ、 C_s を 0V から 3V へ変化させることで、通過帯域と減衰極の周波数を変化させた。



$$l_1 = 4.4[\text{mm}], l_2 = 34.1[\text{mm}], C_1 = 5.0[\text{pF}], C_{in} = C_{out} = 1.0[\text{pF}]$$

図 3.18: BPF の等価回路

FDTD 解析条件を表 3.2 に示す。

表 3.2: BPF の FDTD 解析条件

解析空間	165*60*35cell
セルサイズ	$\Delta x = 0.5\text{mm}$ $\Delta y = 0.55\text{mm}$ $\Delta z = 0.32\text{mm}$
タイムステップ	40000steps
離散時間	$\Delta t = 0.5\text{ps}$
入力電圧波形	単極ガウシアン
吸収境界	PML5層

Sパラメータ実装部における入射波を吸収するための抵抗は、ビアの端を除いた構造とし、抵抗値を微調整した値 ($48 \times 7 \div 2 = 168\Omega$) を用い、集中定数型でモデル化した。FDTD解析における Δt を 0.5ps 、計算回数を 40000 としたため、必要とされる Sパラメータの最大周波数は 1000GHz 、周波数離散間隔 (Δf) は 50MHz であった。今回、チップコンデンサは太陽誘電社製の UMK1608 シリーズ、可変容量ダイオードは東芝製の 1SV280 を用いた。用いた 3つのチップコンデンサと 2つの可変容量ダイオードはすべて Sパラメータによる実装をおこなった。チップコンデンサに関しては 6GHz までのデータシートを用い、それ以上の周波数成分は外挿することでデータの生成を行った。可変容量ダイオードに関して

は 10GHz までの測定データを用い、それ以上の周波数成分は外挿することでデータの生成を行った。製作には松工電子社製のガラス珪素誘電体基板 R4737 を用いた。BPF の回路構造を図 3.19 に、実際に製作した BPF の写真を図 3.20 に示す。

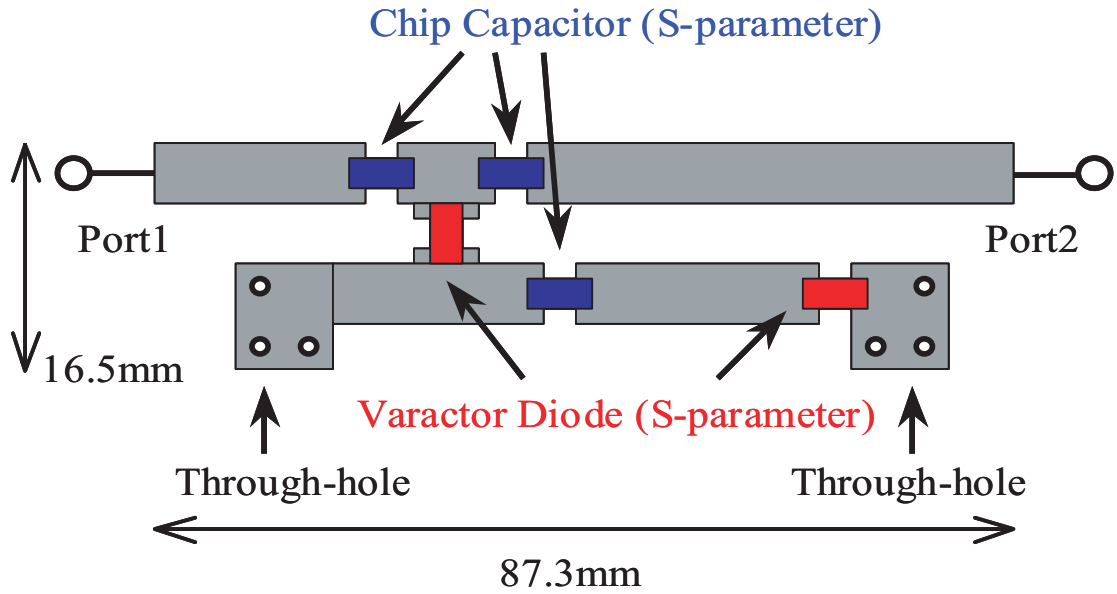


図 3.19: BPF の回路構造

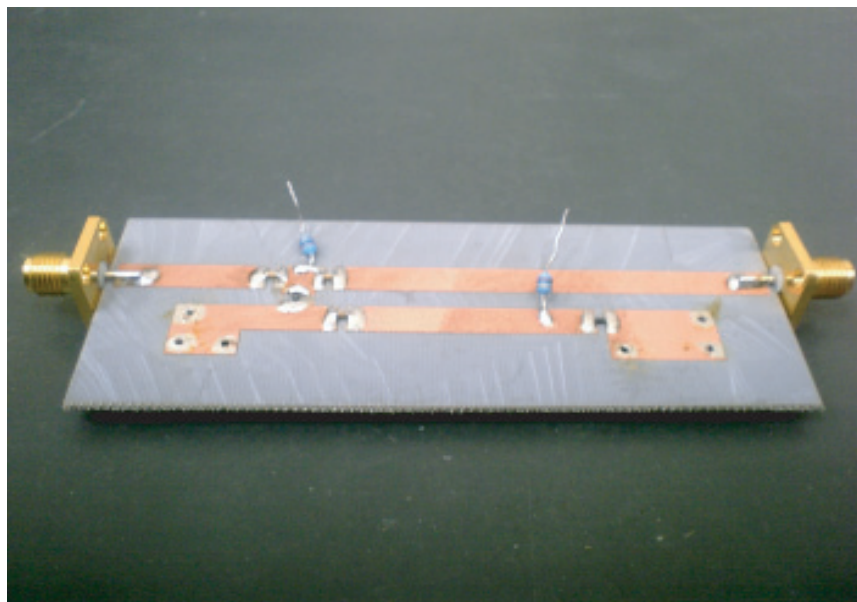


図 3.20: 製作した BPF

Sパラメータ実装によるFDTDの解析結果と、市販の回路シミュレータの解析結果、加えて、実験結果との比較をしたものを図3.21、図3.22に示す。これにより、ダイオードを含んだ複雑な回路のSパラメータ実装によるFDTD解析が実現できることを確認した。ただし、この回路は相互結合の影響をあまり含まない構造であるため、Sパラメータ実装を用いたFDTD解析と市販の回路シミュレータを用いた解析で大きく結果が異なるものではなかった。しかしながら、従来、等価回路が未知である素子を含んだ回路の電磁界解析は困難であるとされていたが、今回、素子のSパラメータを用いて実装することで、そのような回路の電磁界解析も可能であることを示すことができた。

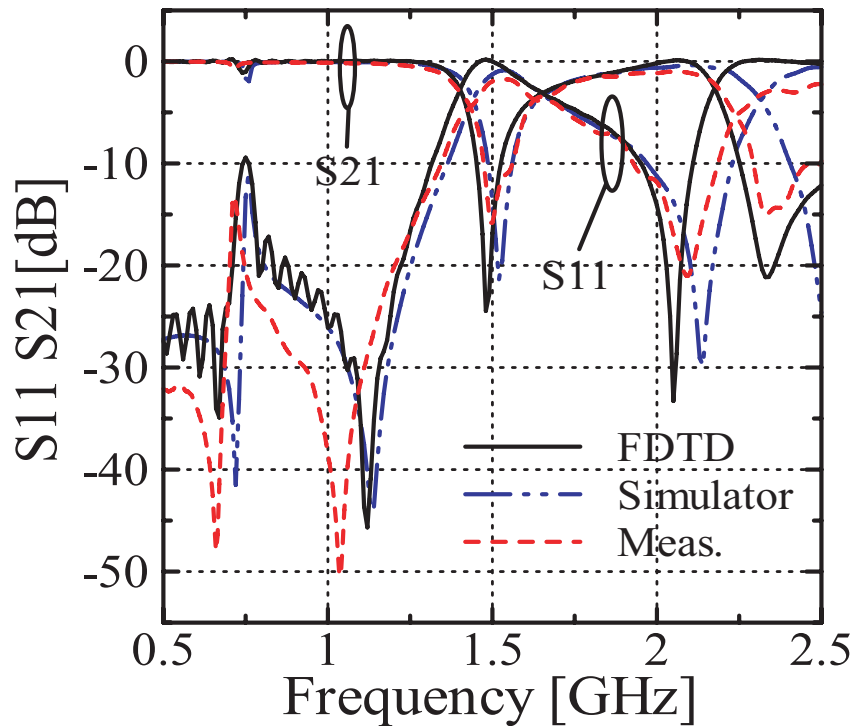


図 3.21: BPF (解析結果と実験結果の比較 バイアスなし)

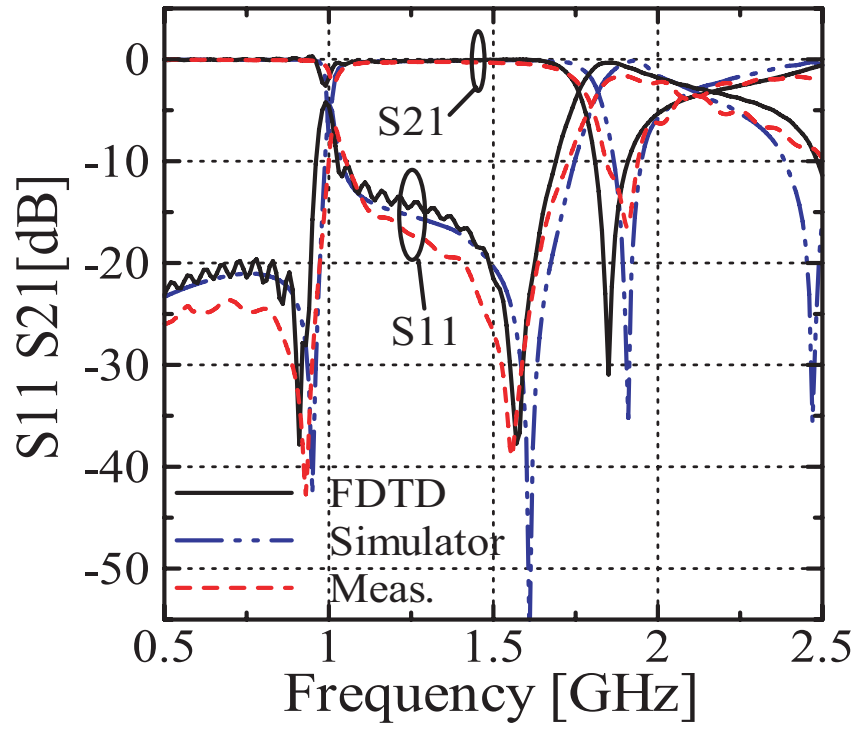


図 3.22: BPF (解析結果と実験結果の比較 バイアス印加)

第 4 章

結論

本報告では，S パラメータにより表現された素子を FDTD 解析に実装し，等価回路の生成が容易でない素子やブラックボックス化された素子を含んだ回路の電磁界解析が可能であることを確認した．特に，その実装方法，データ生成の際の補間方法，実装における解析誤差等を明らかにした．

FDTD 解析に適用可能な S パラメータの必要とされる周波数範囲は数百 GHz 必要である．データ生成のためには補間が必要であり，既知データの最大周波数以上のデータを外挿により生成するが，この精度が解析精度に直接大きく関係していることが確認できた．補間において外挿によりデータを推定しなければならないことが課題である．

S パラメータ実装部において終端抵抗で入射波を吸収しきれないため，不要反射波が発生することが確認された．そのため，終端抵抗実装法として，集中定数型での実装と電圧源法での実装について検討し，どちらの手法を用いても不要反射波が同程度発生することを確認した．MSL の特性インピーダンスの値からずれた抵抗値の補正を行い，実装部のビアの端を除くことで，不要反射波を抑制できることを確認した．ここでは，終端抵抗値の微調整法を明らかにすることが課題として残っている．

さらに，集中定数型での実装では，計算において離散時間のずれが生じ解析が不安定となってしまうことがあった．このずれを補正することで不安定な解析を抑制することができるが，このずれは解析条件によって変化するため，その補正法を明らかにする必要がある．また，電圧源法を用いれば，この離散時間のずれは生じないため，不安定な解析を引き起こすことはないことを確認した．

最後に，様々な構造において S パラメータ実装による FDTD 解析を行い，一般の回路シミュレータでの解析結果，及び，実験結果と比較し本手法の有効性を確認した．カップリングの影響が大きい構造においては，電磁界解析を必要とするため，FDTD 解析による結果の方が回路シミュレータによる解析結果より実験結果と一致することが確認できた．

謝辞

本研究を進めるにあたり，厳しくかつ丁寧に御指導下さった新井宏之教授に深く感謝致します．

また，研究生活全般に渡って御指導下さった防衛大学の道下尚文助手，FDTD 解析に関する的確なアドバイスをくださいました岡山大学の藤森和博助手，信号処理に関する的確なアドバイスをくださいました市毛弘一助教授に深く感謝致します．

最後に，研究生活を共に過ごした新井研究室の皆様に深く感謝致します．

参考文献

- [1] 宇野 亨, “FDTD 法による電磁界およびアンテナ解析,” コロナ社, 1998.
- [2] 新井 宏之, “FD-TD 法によるアンテナ解析の実際,” アンテナ・伝播における設計・解析手法ワークショップ (第 17/18 回).
- [3] W.Sui, D.A.Christensen and C.H.Durney, “Extending the Two-Dimensional FDTD Method to Hybrid Electromagnetic Systems with Active and Passive Lumped Elements,” IEEE Trans. Microwave Theo. Tech., vol.40, no.4, pp.724-730, 1992
- [4] V.A.Thomas, M.E.Jones, M.J.Picket-May, A.Taflove and E.Harrigan, “The Use of SPICE Lumped Circuits as Sub-grid Models for FDTD Analysis,” IEEE Microwave Guided Wave Lett., vol.3, pp.333-335, 1993
- [5] Q.Chu, Y.Lau and F.Chang, “Transient Analysis of Microwave Active Circuits Based on Time-Domain Characteristic Models,” IEEE Trans. Microwave Theo. Tech., vol.46, no.8, pp.1097-1104, 1998
- [6] 宇野 亨, 神田 芳明, “FDTD 法におけるブラックボックス回路と電磁界の結合,” 信学技報, EMCJ97-96, pp.29-35, Jan. 1998
- [7] X. Ye, and J. L. Drewniak, “Incorporating Two-Port Networks with S-Parameters into FDTD,” IEEE Microwave and Wireless Components Lett., vol.11, pp.77-79, 2001
- [8] 辻村 彰宏, 関根 秀一, 庄木 裕樹, “S パラメータを用いたモデル化に基づく FDTD 法による高周波回路解析,” Trans.IEICE, Vol.J85-B, No.9, pp.1526-1534, Sept. 2002
- [9] 松村 英樹, 伊藤 紳一郎, 長谷川 智紀, 岩崎 峻, “ストリップ線路における FDTD 計算のための終端の等価回路,” 信学総大, C-2-89, March 2004.
- [10] 松村 英樹, 伊藤 紳一郎, 長谷川 智紀, 岩崎 峻, “FDTD 法におけるストリップ線路の終端方法に関する検討,” 信学技報, EMCJ2003-4

- [11] 松村 英樹, 伊藤 紳一郎, 長谷川 智紀, 岩崎 峻, “FDTD 法におけるストリップ線路の電流分布を考慮した終端方法に関する検討,” 信学技報, EMCJ2003-8, pp.47-52, April 2003.
- [12] 藤森 和博, 川嶋 尚人, 佐藤 稔, 野木 茂次, “FDTD 法による非線形デバイスが実装された回路解析の効率化に関する一検討,” 信学ソ大, B-1-111, Sept. 2005.
- [13] 和田 光司, 相原 良行, 橋本 修, 原田 博司, “両端接地形 $\lambda/2$ 共振器 BPF の特性改善に関する一検討,” 信学技報, MW2001-90, pp.125-132, Oct. 2001.
- [14] 新井宏之, “新アンテナ工学,” 総合電子出版社, 1996

発表文献

国際会議

- Takashi Hibino, Hiroyuki Arai, “Frequency Tunable Dual-Band Filter with Fixed Attenuation Poles, ” 2004 Asia Pacific Microwave Conference, Delhi, India, Dec. 2004.
- Takashi Hibino, Naobumi Michishita, Hiroyuki Arai, “Improved Implement of S-Parameter for the FDTD Method, ” 2005 International Symposium on Antennas and Propagation, Seoul, Korea, Aug. 2005.

電子情報通信学会 ソサイエティ大会

- 日比野崇, 新井宏之, “減衰極を有する周波数可変 2 周波共用フィルタ, ” 信学ソ大, C-2-76, Sept. 2004.
- 日比野崇, 道下尚文, 新井宏之, “補間を用いた S パラメータ実装による線形回路の FDTD 解析, ” 信学ソ大, B-1-110, Sept. 2005.

電子情報通信学会 総合大会

- 日比野崇, 道下尚文, 新井宏之, “線形回路の S パラメータに基づく FDTD 解析, ” 信学総大, B-1-190, March 2005.