

卒業論文題目 高速 ADC を用いたソフトウェア受信機の実装に関する研究
学 籍 番 号 0344155 氏 名 茂木 貴之
指 導 教 官 新井宏之 教授
論文提出日 平成 17 年 3 月 15 日

近年、無線通信において、さまざまな規格が生まれている。しかし、伝搬路環境やユーザーのニーズなども鑑みると、いかなる状況においても最適であるような通信方式というものは考えにくい。そこで、共通のハードウェアを用いて、ソフトウェアの変更によりさまざまな規格に対応するソフトウェア無線技術が注目されている。従来の無線端末は 1 つにつき 1 つの通信方式しか対応できないため、目的に応じて複数の端末が必要であるのに対し、ソフトウェア無線機では、ソフトウェアを変更することによって常に最適な通信環境を手に入れることが出来るようになる。従来のソフトウェア無線へのアプローチでは ADC(AD 変換器)として低速なものをを用いていた。しかし、それでは RF 信号をそのままサンプリングすることが出来ないため、特性の変更が難しいアナログ素子が不可欠となってしまう、無線機の汎用性が低下してしまう。

本論文では、高速な ADC を用いることで、アナログ素子を極力排したデジタル受信機の構成検討を行った。高速 ADC を用いて RF 信号のサンプリングを行うと、その直後にある信号処理部において高速処理が要求されることに対し、要求速度の緩和のため信号の並列化を行った。また、並列化に伴い増加する回路規模については、 $f_s/4NCO$ の特徴的な出力を利用したフィルタの簡略化を行い対応した。その結果、簡略化したフィルタにおいて乗算器数を約半分にすることが出来た。また、イメージ信号対策としてウェーバー方式によるイメージ除去の実装、エイリアスの利用による一部回路の共通化およびスイッチングによるシステム周波数帯の選択機構の実装を行うことで、小規模の回路でソフトウェアからのスイッチングにより最大 4 システムまで対応出来る受信機システムを提案した。

また、提案受信機を実際に FPGA 上に実装し、データの受信実験を行ったところ、シミュレーションと同様、他の帯域に影響が出ないことが確認でき、所望信号の電力が他の信号に対し、十分な強さであれば、混信無く受信できることを確認できた。